

Dedektör Elektronikęi ve Veri Alımı

Dr. öęr. üyesi Bora Akgün

Boęaziçi Üniversitesi Fizik Bölümü
bora.akgun@boun.edu.tr

Menüde ne var?

- Giriş
 - Sensör, dedektör, deney
 - Sensörden veri alımı
- Analog sinyaller
- Analogdan dijitale
- Zaman ölçümü
- Kalibrasyon
- Tetikleme
- Veri yolu, Olay inşası
- ASIC, FPGA
- Dedektör elektronięi ve veri alımına modern bir örnek:
CMS HGICAL

Sensör

- Amacı ortamdaki olayları veya deęişiklikleri tespit etmek ve veriyi dięer elektronik cihazlara göndermek olan bir cihaz, modül, makine veya alt sistemdir
- Bir çok durumda çıktısı elektrik sinyaldir

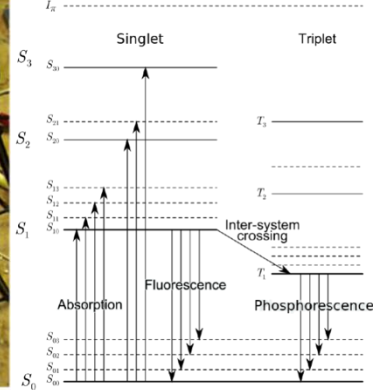
Dedektör

- Genellikle bir çok (farklı) sensörden meydana gelmiş karmaşık sistemlerle çalışıyoruz
- Okuma elektroniklerini de içeren bu karmaşık sistemlere dedektör diyoruz
- Bazense bütün bir deneye dedektör diyoruz (CMS, ATLAS)

Dedektör/Deney Örnekleri

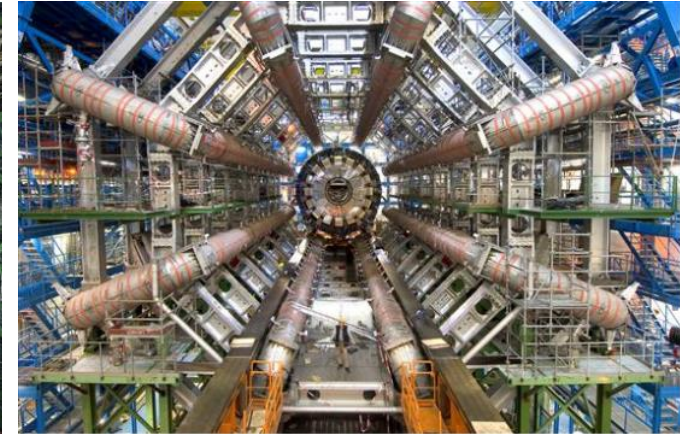
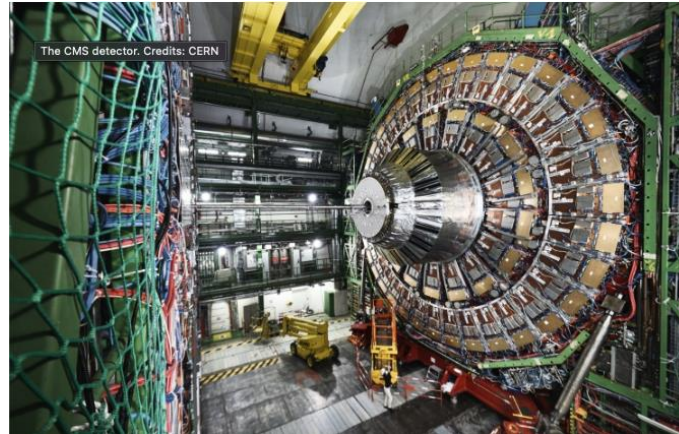
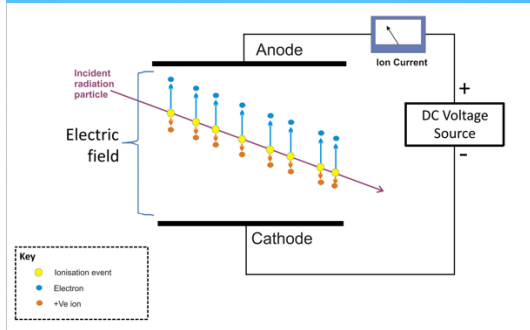
Parıldak

Geiger-Müller Sayacı



CMS

ATLAS



Dedektör ve Sinyal

- Kısa bir süre içerisinde parçacıklar detektörümüzle etkileşir
- Tek parçacık etkileşimi bile birçok kuantum mekanik süreçlerini içerir
- Bütün modern detektörler parçacık geçişlerini elektrik sinyal olarak iletir. Bu sinyaller
 - farklı özelliklere sahiptir
 - boyut, varış zamanı, süresi
 - farklı bilgi içerir
 - elektronikler kullanılarak anlamlandırılır

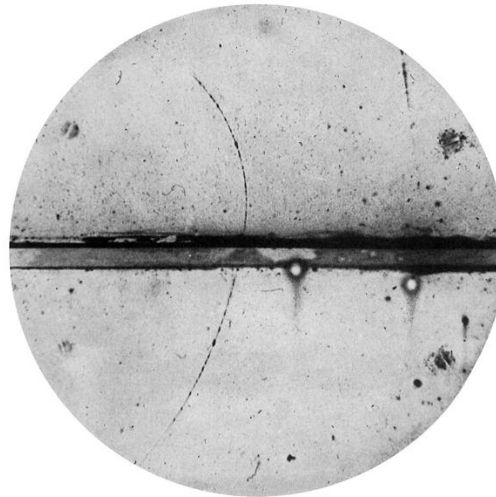
Geçmiş deneyler ve 'Veri Alımı'

- Geçmiş deneyler bir olguyu ölçmek/kaydetmek için çoğunlukla analog yöntemleri kullandı
 - Görsel veya işitsel gözlem
 - Olgunun gerçekleşme sıklığını sayıp not alma
 - Daha karmaşık gözlemler için fotoğraf makineleri kullanıldı

Kıvılcım Odası



Bulut Odası - foto

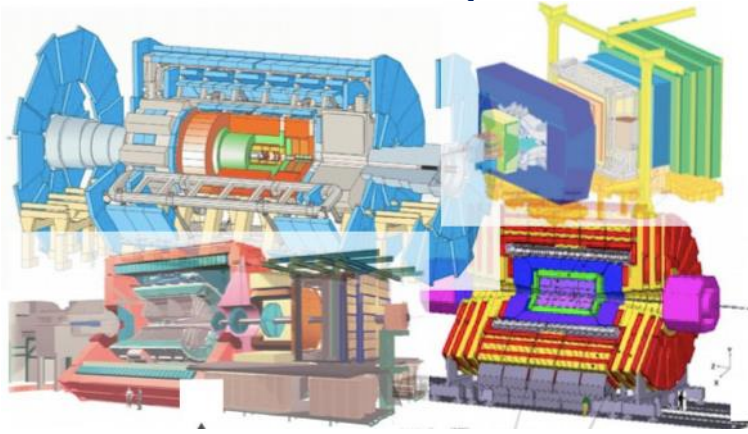


Veriyi dijital olarak depolayabilmek çığır açan bir etki yarattı

Dedektör Elektronikęi ve Komponentleri

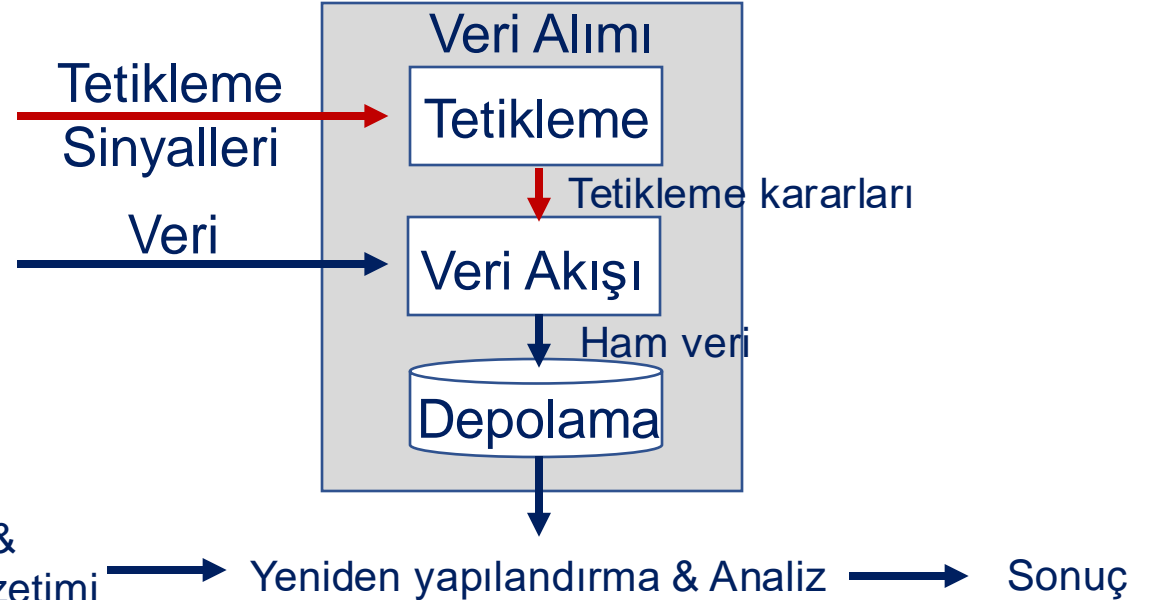
Dedektör Elektroniği

- Elektronikler dedektörden gelen sinyali işleyip (sadece) ilgilenilen veriyi kaydeder
- Modern veri alım sistemleri veriyi dijital olarak kaydeder
- Fakat, fizik dijital değildir
 - Sensörlerden gelen analog sinyaller dijital olarak kaydedilmeden önce farklı aşamalardan geçmelidir

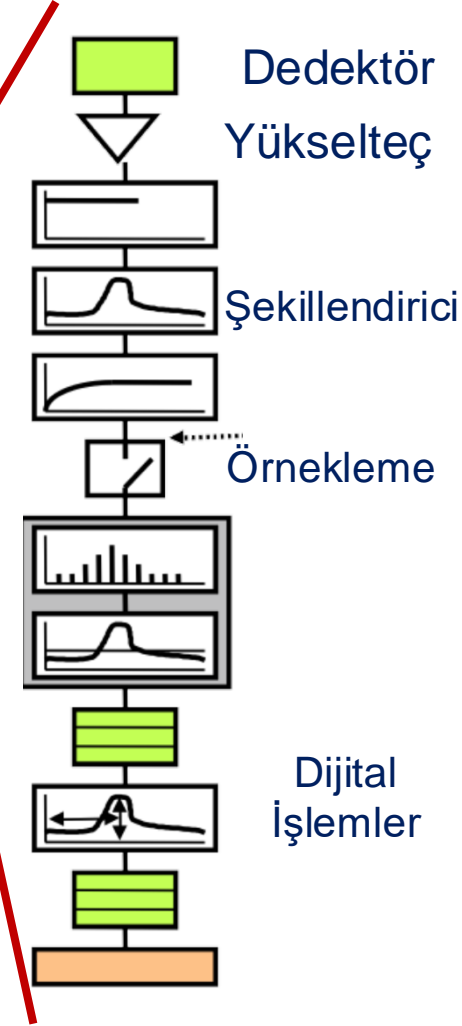
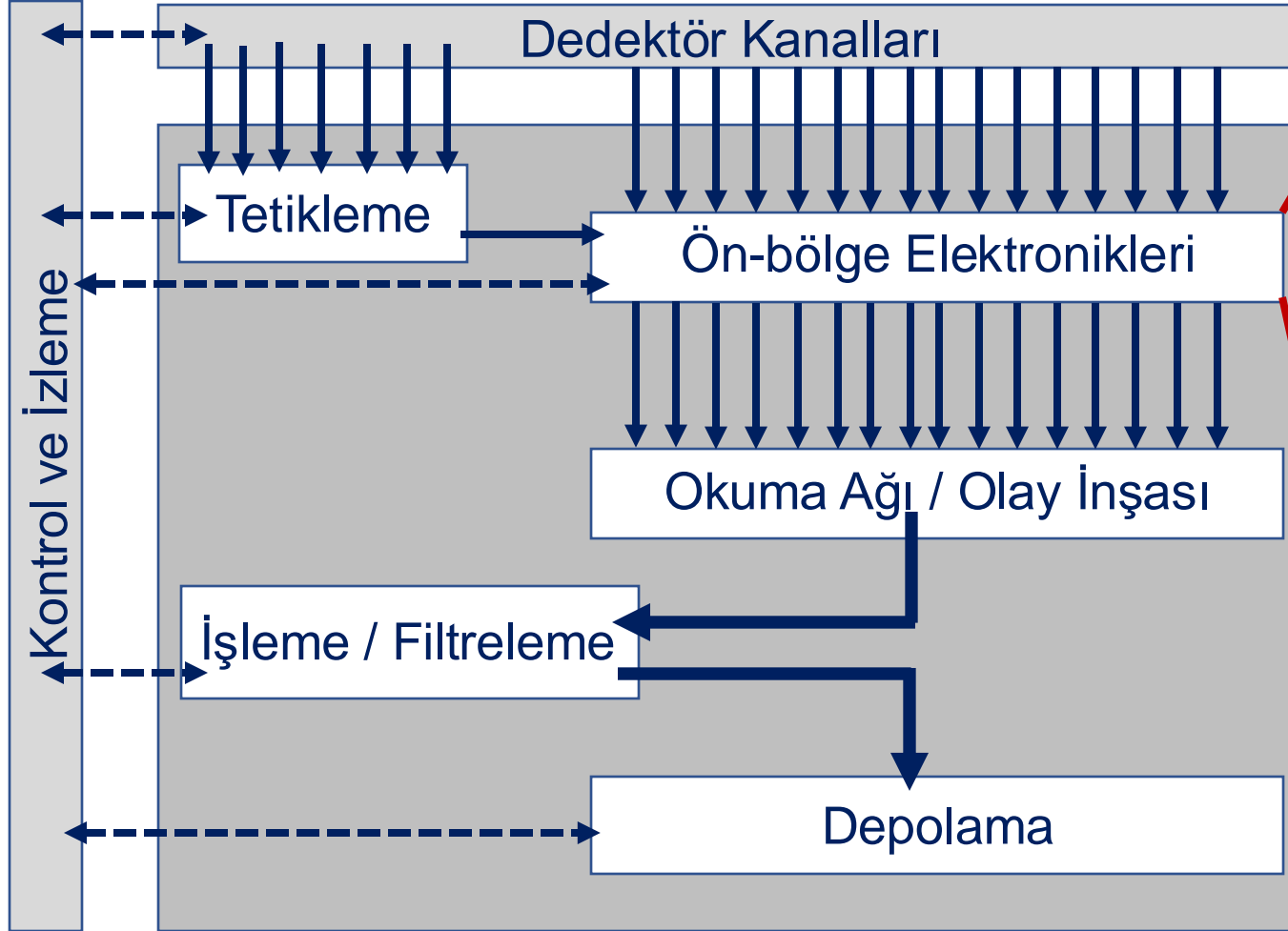


Tasarım geribildirimi

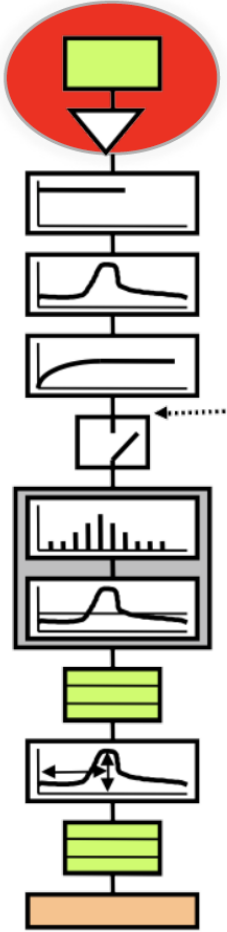
Dedektör &
Tetikleme Benzetimi



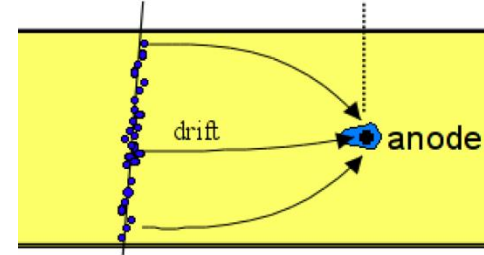
Modern Veri Alımı



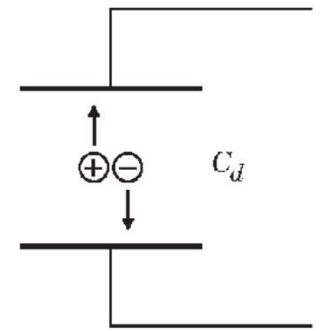
Yükselteç



- Dedektör elektriksel olarak kapasitör olarak temsil edilebilir (C_d)
- Dedektörden geçen parçacıklar kısa akım atımları (pulse) oluşturur
- Atım süresi ~ 100 ps ile ~ 10 μ s arasında olabilir
- Kısa atımlar zayıf sinyallere sebep olur $\sim fC$
- Sinyallerin yükseltilmesi gerekir
 - Gürültü arttırılmadan sinyali yükseltmek
 - Sinyal seviyesini C_d 'den (C_d sabit değil) bağımsız kılmak ($S/N \propto 1/C$, $C = C_d + C_i$) (C_i : Yükseltecin iç kapasitansı)
- Genellikle yük/akım-hassas yükselteçler kullanılır



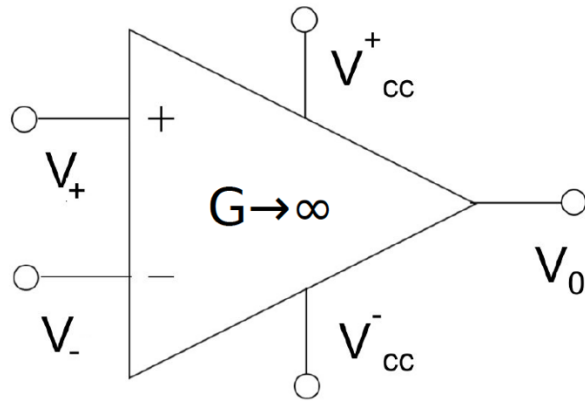
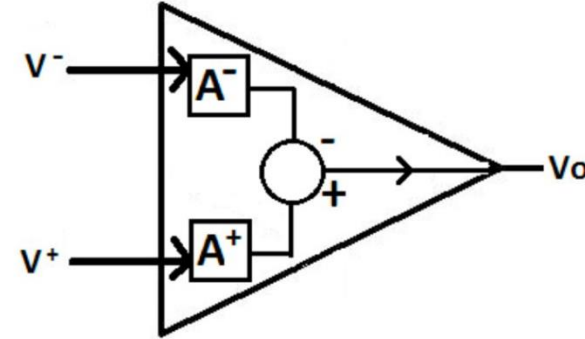
DETECTOR



$$E \propto Q_s = \int i_s(t) dt$$

Operasyonel Yükselteç (Op-Amp)

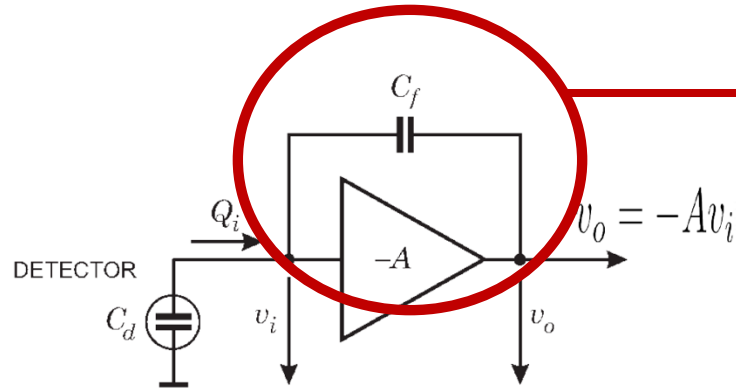
- Diferansiyel girdi
- Yüksek kazanç ($A^+ \approx A^- \approx \infty$)
- Yüksek girdi empedansı ($Z_{in} \approx \infty$)
- Düşük çıktı empedansı ($Z_{out} \approx 0$)



$$V_{out} = A^+V^+ - A^-V^-$$

Eğer $A^+ \approx A^- \approx A \rightarrow V_{out} = A \times \Delta V_{in}$

Yük/Akım-hassas yükselteç



Geri besleme döngüsü

Kazanç $\approx 1 / C_f$ ($A \gg 1$)

Kazanç sadece kontrol edilebilen C_f komponentine bağlı

Sinyal-Gürültü Oranı

- Sinyal-Gürültü Oranını arttırmak dedektörün hassasiyetini artırır
- Elektroniklerden kaynaklanan gürültü ölçümleri etkiler

$$\Delta E = \sqrt{\Delta E^2_{\text{dalgalanma}} + \Delta E^2_{\text{gürültü}}}$$

$\Delta E_{\text{dalgalanma}}$: Fiziksel algılama sürecindeki dalgalanma

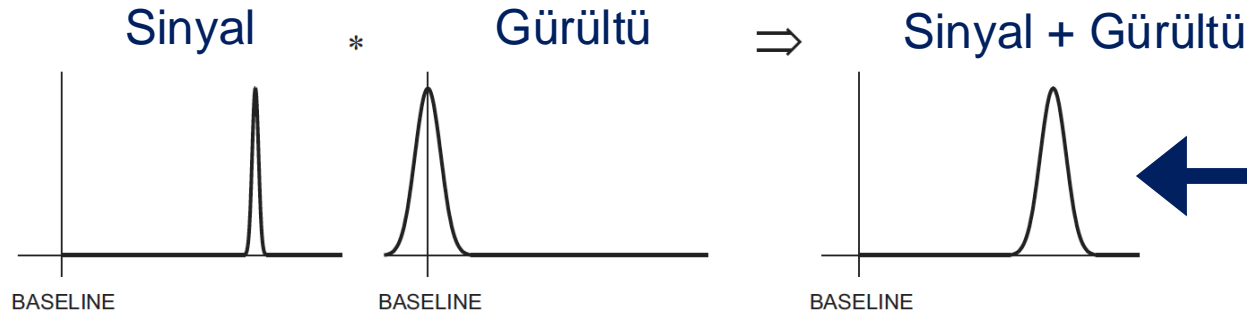
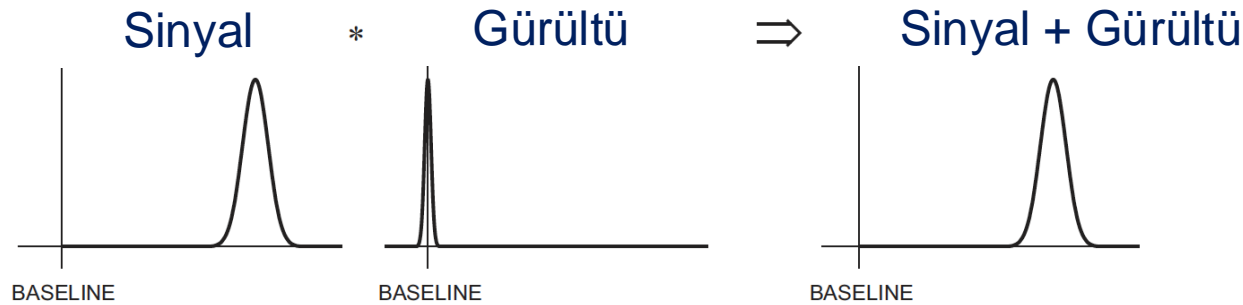
$\Delta E_{\text{gürültü}}$: Elektronik gürültü

- Yük taşıyıcılarının hızlarındaki dalgalanma (termal)
- Yük taşıyıcı sayısındaki dalgalanma (örneğin: diode bariyer geçişi)

Sinyal-Gürültü Oranı

- Sinyal-Gürültü Oranını arttırmak dedektörün hassasiyetini artırır
- Elektroniklerden kaynaklanan gürültü ölçümleri etkiler

$$\Delta E = \sqrt{\Delta E^2_{\text{dalgalanma}} + \Delta E^2_{\text{gürültü}}}$$



Şekillendirici

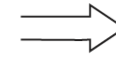
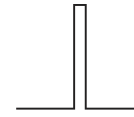
Alçak-geçiren filtre:

- Sinyal band genişliğini düşürür
- Sinyal-gürültü oranını artırır

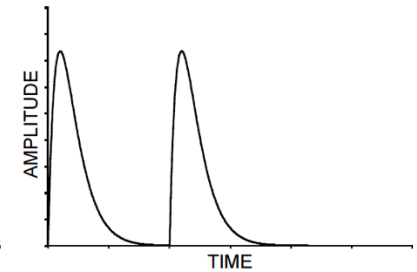
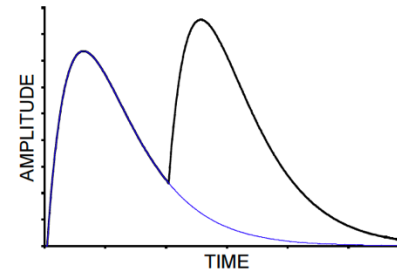
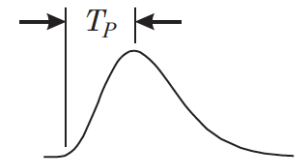
Yüksek-geçiren filtre:

- Atım (pulse) genişliğini limitler
- Artarda gelen atımların üst üste binmemesini sağlar
- Maksimum sinyal oranını artırır (ama gürültü de artar)

SENSOR PULSE

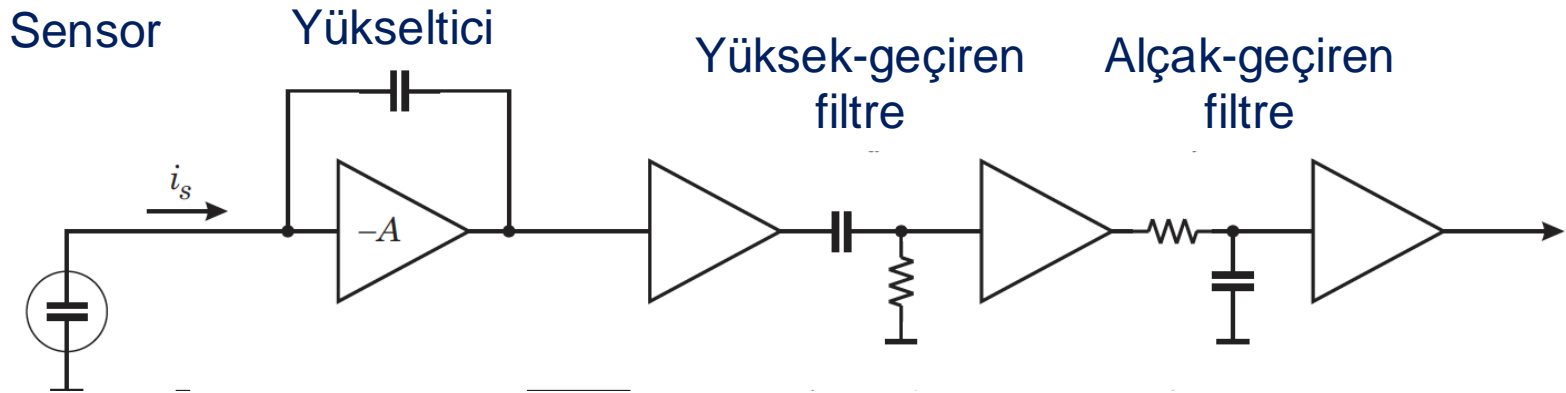


SHAPER OUTPUT



Şekillendirici

Şekillendirme çoğunlukla taviz vermeyi gerektirir



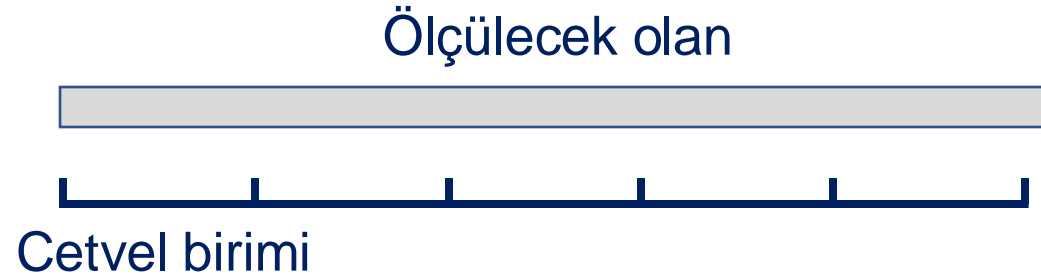
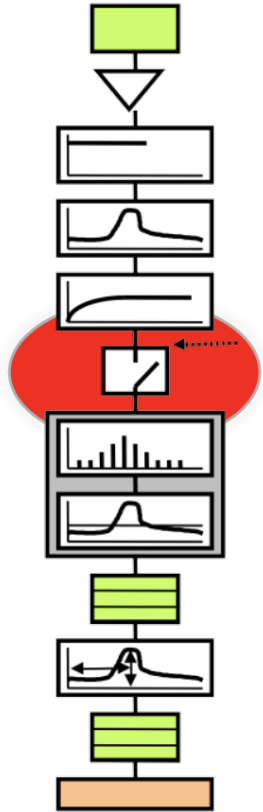
CR-(RC) genelde iyi bir tavizdir

Yükselte + Şekillendirici

- Yükselteler zayıf sinyalleri güçlendirip minimal bozulmayla naklederler
 - Doğrusal olmalıdırlar
 - Sinyale düşük miktarda gürültü eklemelidirler
- Şekillendiriciler dalga şeklini optimize ederler
 - Alak-geiren filtreler: sinyal band genişliğini düşürüp sinyal-gürültü oranını arttırlar
 - Yüksek-geiren filtreler: atım genişliğini limitler, maksimum sinyal oranını artırır

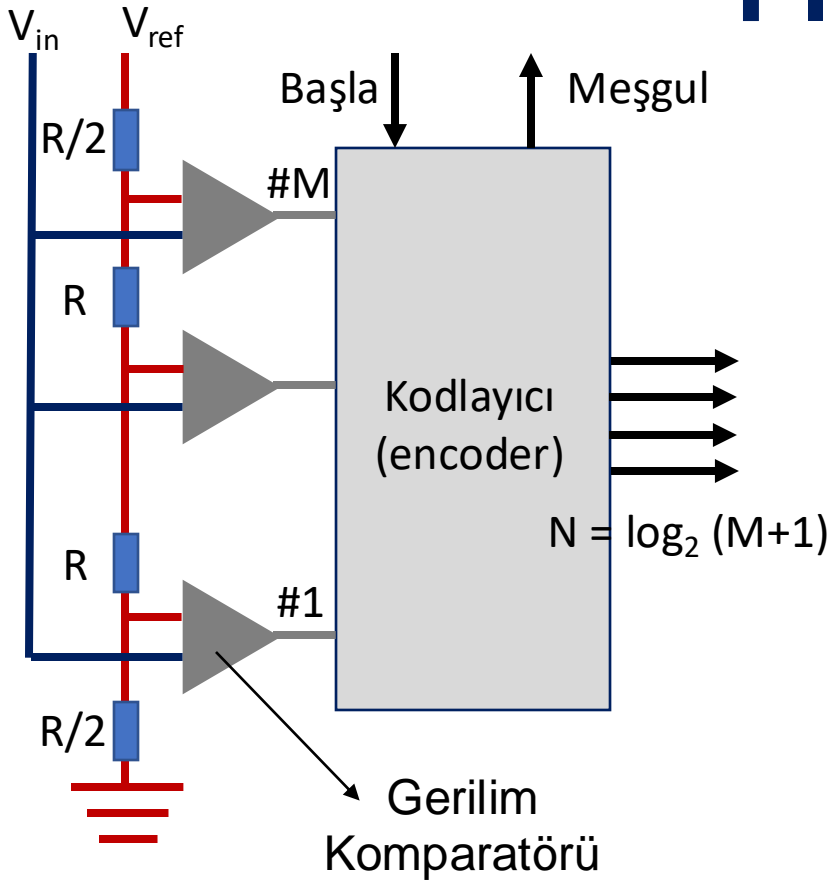
Analog – Dijital Dönüştürücü (ADC)

- ADC analog girdi gerilimini binary sayıya dönüştürür (işlenmek ve depolanmak için)



- ADC girdi sinyalini M parçaya bölünmüş referans gerilimiyle kıyaslar – Flash ADC

Flash ADC



- Sonuç N-bit binary olarak kodlanır

Örnek: M=7, N=3

V_{in}/V_{ref}	Kıyaslama Sonucu	Kodlanmış Sonuç
$< 1/14$	0000000	000
$1/14 \leq < 3/14$	0000001	001
$3/14 \leq < 5/14$	0000011	010
$5/14 \leq < 7/14$	0000111	011
$7/14 \leq < 9/14$	0001111	100
$9/14 \leq < 11/14$	0011111	101
$11/14 \leq < 13/14$	0111111	110
$13/14 \leq$	1111111	111

- M tane paralel kıyaslama
 - Girdi gerilimi (V_{in}) M parçaya bölünmüş referans gerilimi ile kıyaslanır:

$$V_{in} : 0.5 * V_{ref} / M, 1.5 * V_{ref} / M, \dots, (M-0.5) * V_{ref} / M$$

ADC Özellikleri

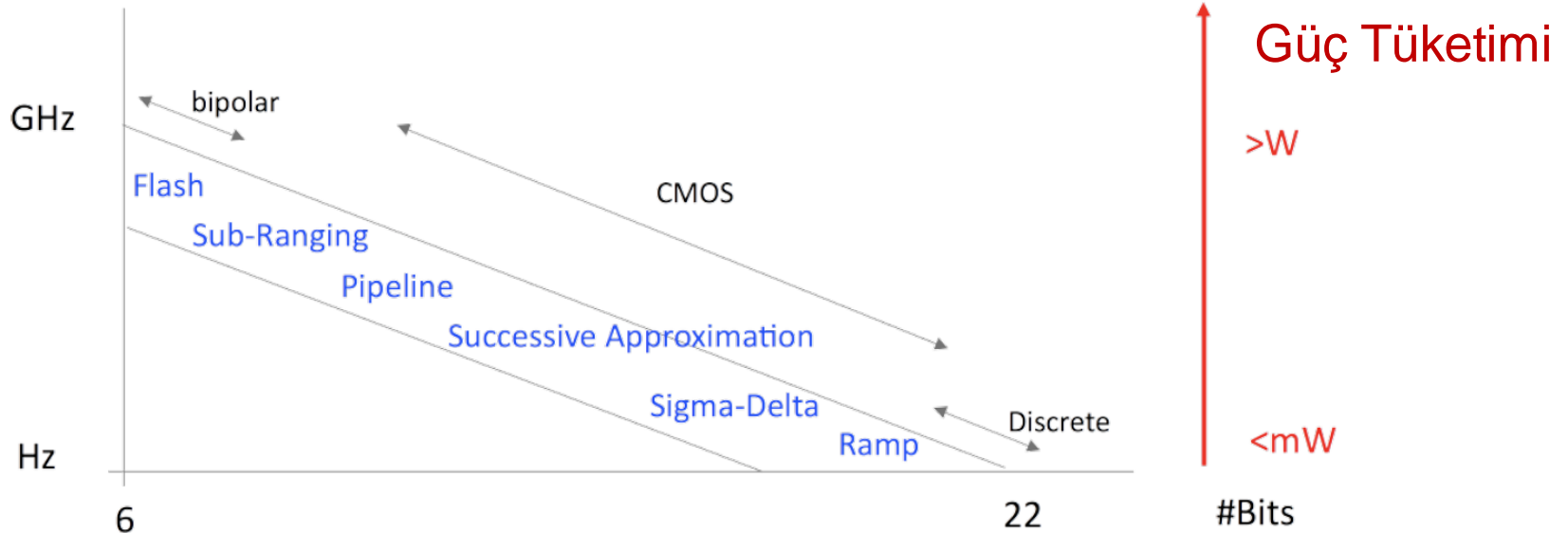
Ölçülecek olan



Cetvel birimi

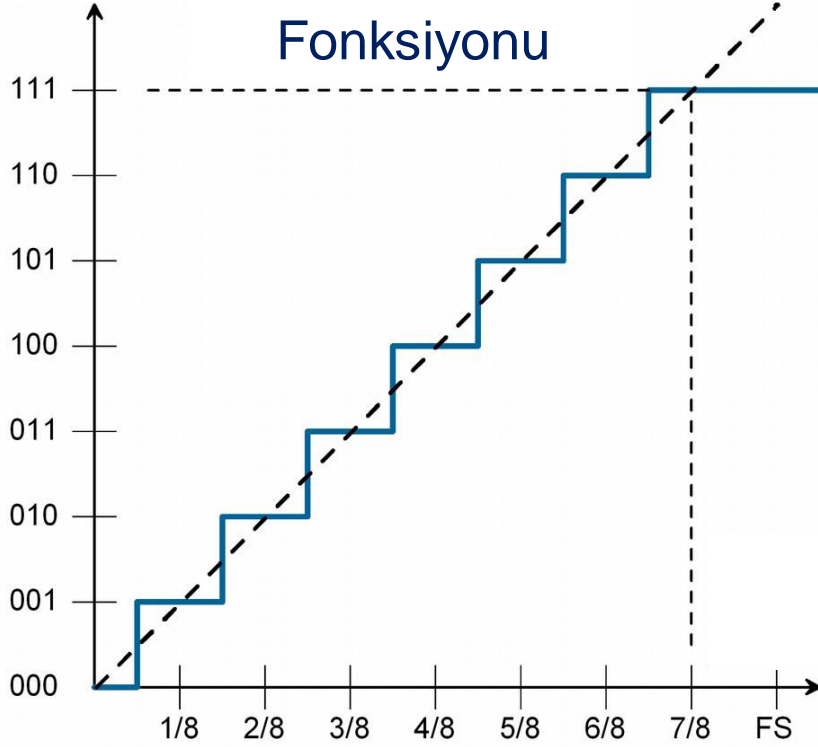
- Çözünürlük (en önemsiz bit - LSB), cetvel birimi: $V_{\max} / 2^N$
 - 8 bit, 1 V \rightarrow LSB = $1/2^8 = 3.9$ mV
- Belirsizlik/Hata: \pm LSB/2
- Dinamik aralık: V_{\max} / LSB

Örnekleme Hızı

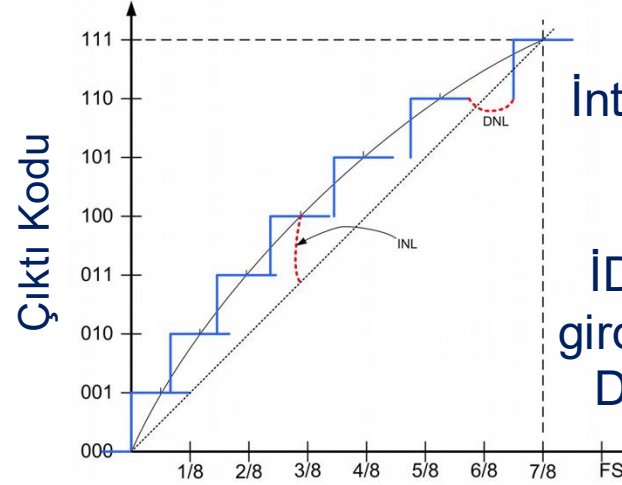


ADC Kesin(siz)liği

ADC Transfer
Fonksiyonu

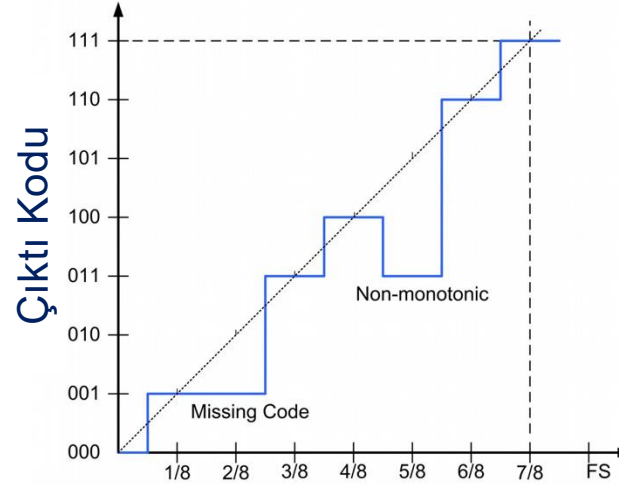


Analog Girdi



İntegral ve Diferansiyel
Doğrusalsızlık

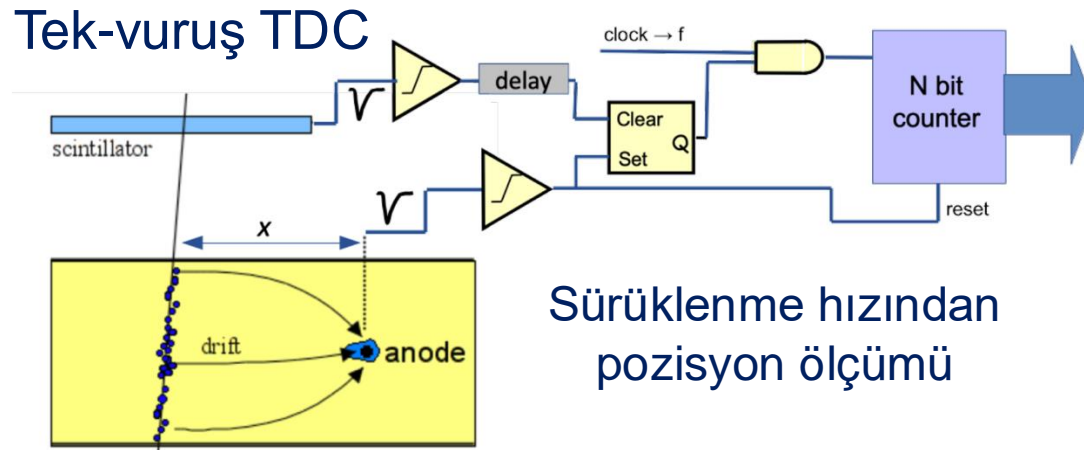
İD: Dijital çıktı analog
girdi ile ne kadar orantılı
DD: Dijital artışlar ne
kadar aynı



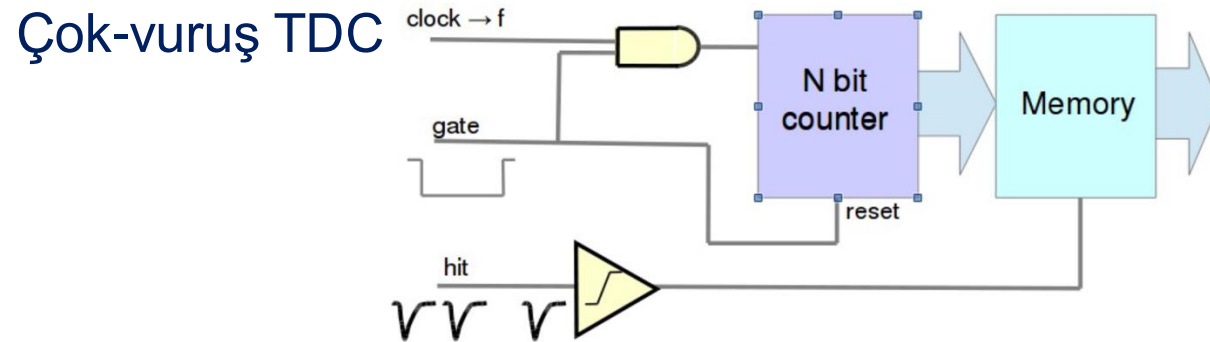
Aşırı Diferansiyel
Doğrusalsızlık

Zaman Ölçümü (Zaman-Dijital Dönüştürücü - TDC)

Dedektörden gelen sinyalin bizim aradığımız sinyal olduğunu nasıl bilebiliriz?



- TDC çalışma prensibi: 'başla' sinyalinden 'dur' sinyaline kadar saat çevirimi (clock cycle) atımları say
- Çözünürlük: $1/f$
- Dinamik aralık: N

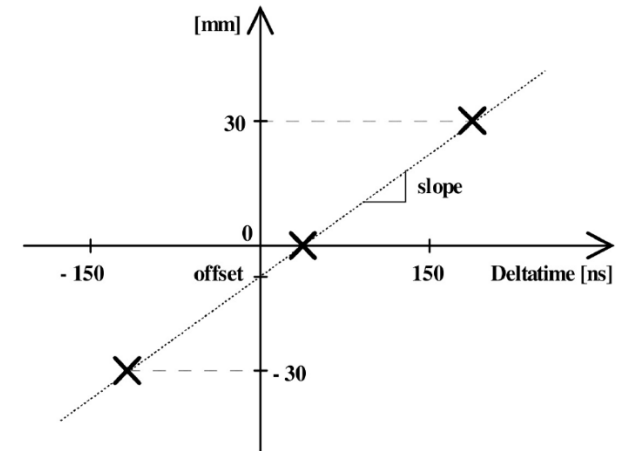


Kalibrasyon

- Dedektörümüzden ham verileri elde ederiz, ancak bu verileri anlamlandırmamız gerekir
- Bunu transfer fonksiyonlarıyla yaparız
- Transfer fonksiyonları
 - parametrelerle ifade edilirler
 - belirsizliklerden (fiziksel algılama mekanizmaları, sinyal işleme) etkilenirler
- Bütün sistem elemanları parametrelerle ilgili bilginin güncel kalabilmesi için kalibre edilmelidir
 - kalibrasyon prosedürleri
 - kalibrasyon sabitleri
- Kalibrasyon sabitleri zamanla değişir
 - radyasyon etkisi
 - demet özellikleri değiştiğinden
 - yüksek gerilim, alçak gerilim sabit kalamadığından
 - sıcaklık

Kalibrasyon

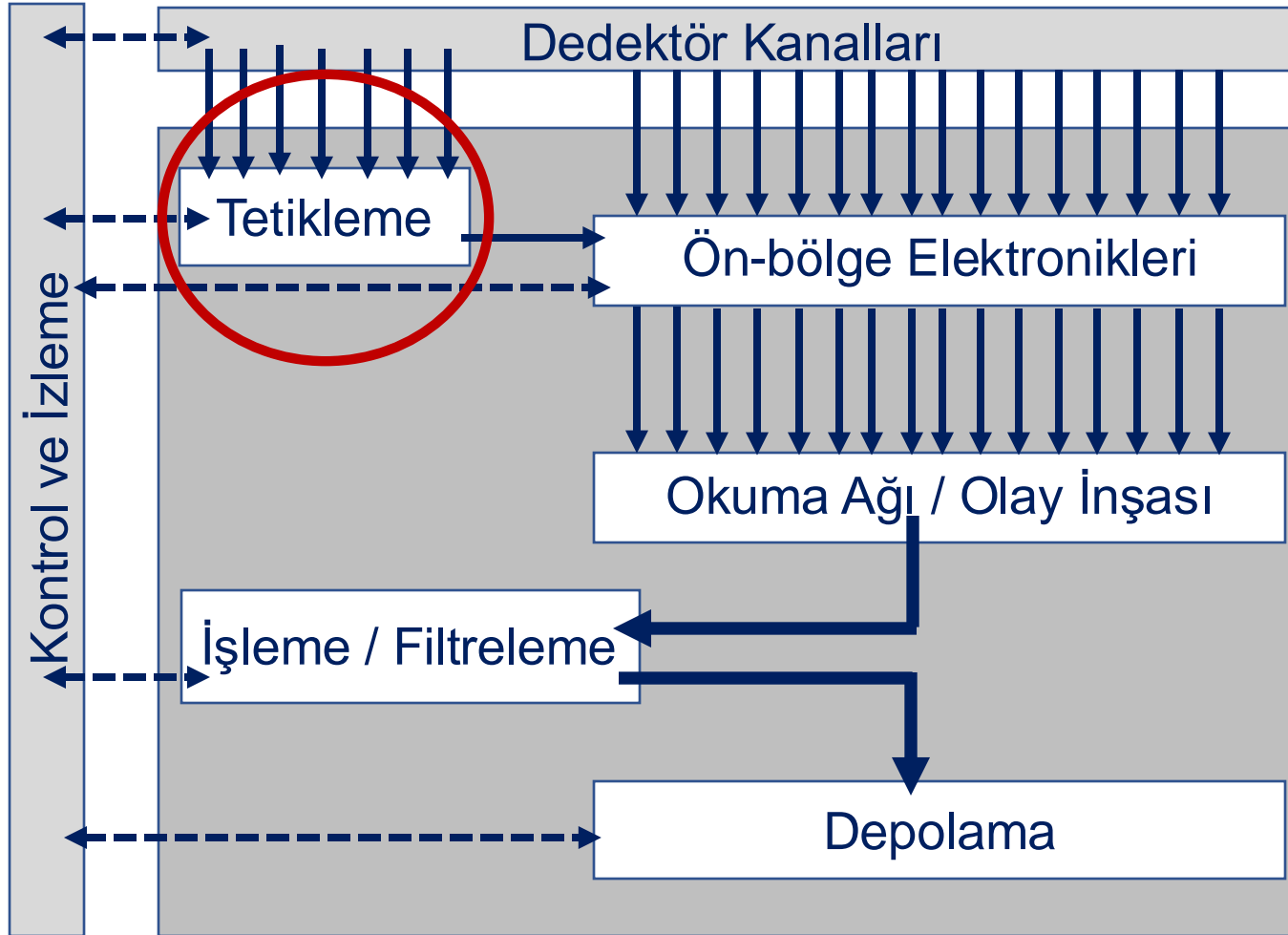
- Dedektörümüzün ve veri akışı sistemimizin kalibrasyon prosedürleri düşünülerek tasarlanması gerekir
 - bilinen sinyallerin sistemin içine enjekte edilebilmesi
 - kalibrasyon için kullanılacak veri setleri
- Örnek kalibrasyon: Gecikmeli Tel Odası (GTO)
 - GTO TDC kullanır
 - X ve Y eksenlerinin kalibrasyonu 3 ayrı kalibrasyon girdi sinyali ile yapılır
 - Kalibrasyon sinyalleri 3 farklı noktadan enjekte edilir (X=Y=30 mm, X=Y=0 mm, X=Y=-30 mm) ve TDC tepkisine bakılır
 - 3 nokta zaman-konum uzayında ifade edilir ve kalibrasyon sabitleri hesaplanır



$$x = \alpha t^* + \beta$$

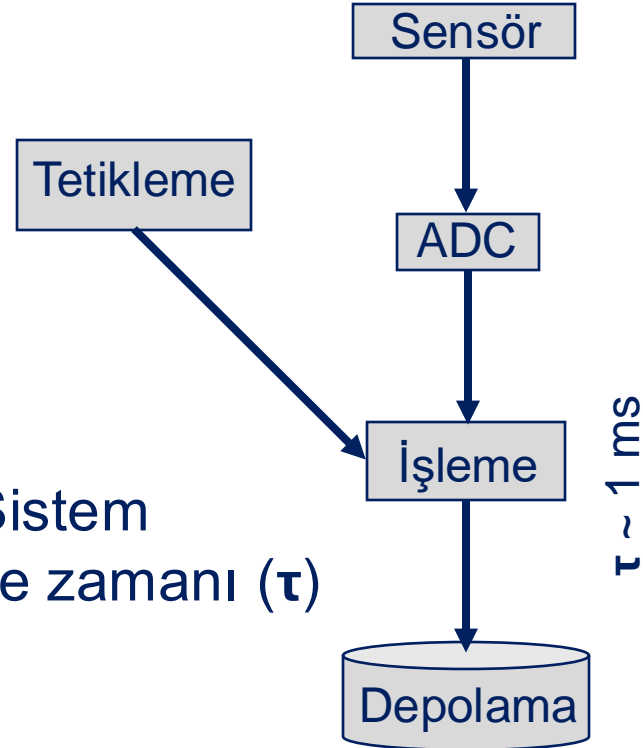
Tetikleme

Tetikleme



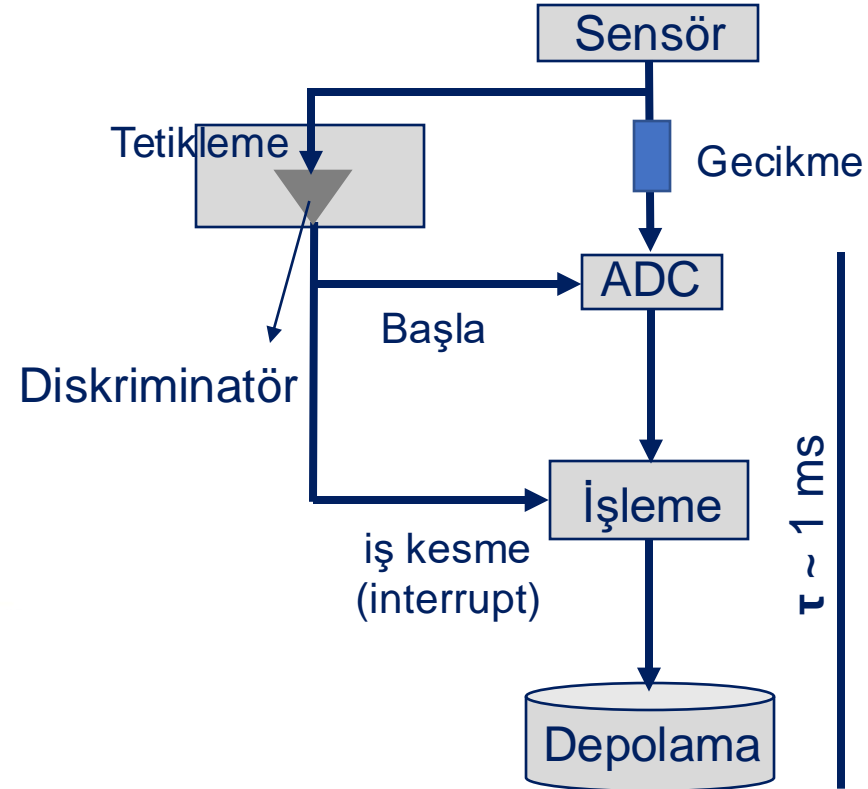
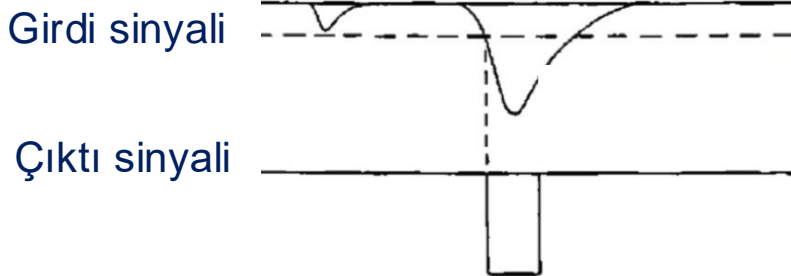
Periyodik Saatle Örnekleme

- Örnek: Sabit frekansla nem ölçme
- ADC analog – dijital dönüşümü sağlar
- İşleme CPU, FPGA, ... ile gerçekleşir
- Sekansal (Sıralı / Ardışık) Sistem
- Sistem limiti: tek-olay işleme zamanı (τ)



Asenkron Tetikleme

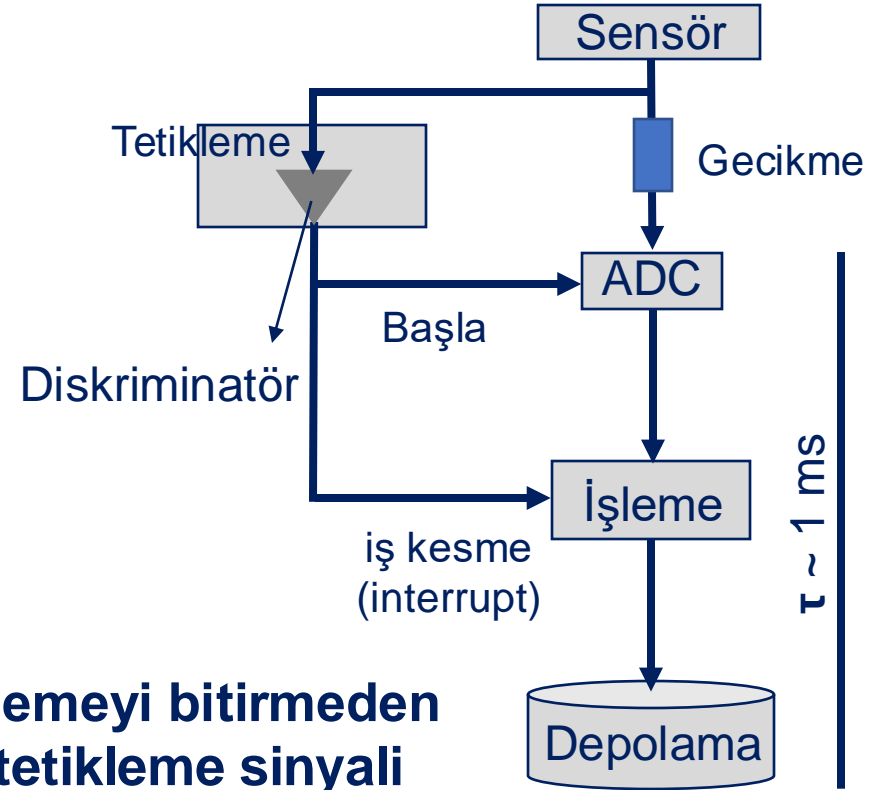
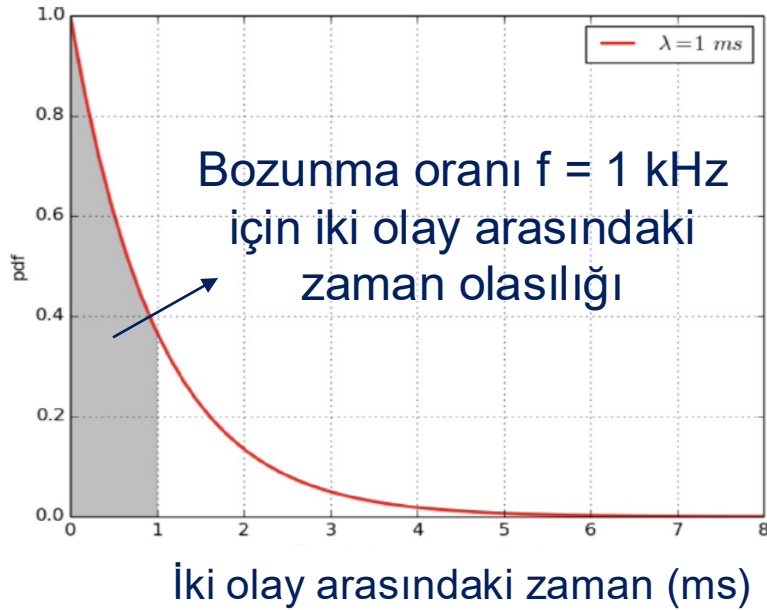
- Asenkron olay (iki olay arasındaki zaman sabit değil)
 - Parçacık bozunması
- Fiziksel bir tetikleme sinyali gerekli
 - Diskriminatör: girdi sinyali belli bir eşğin üzerinde ise çıktı sinyali üretir



- Gecikme tetikleme kararının alacağı zamanı telafi etmek için gerekli

Asenkron Tetikleme

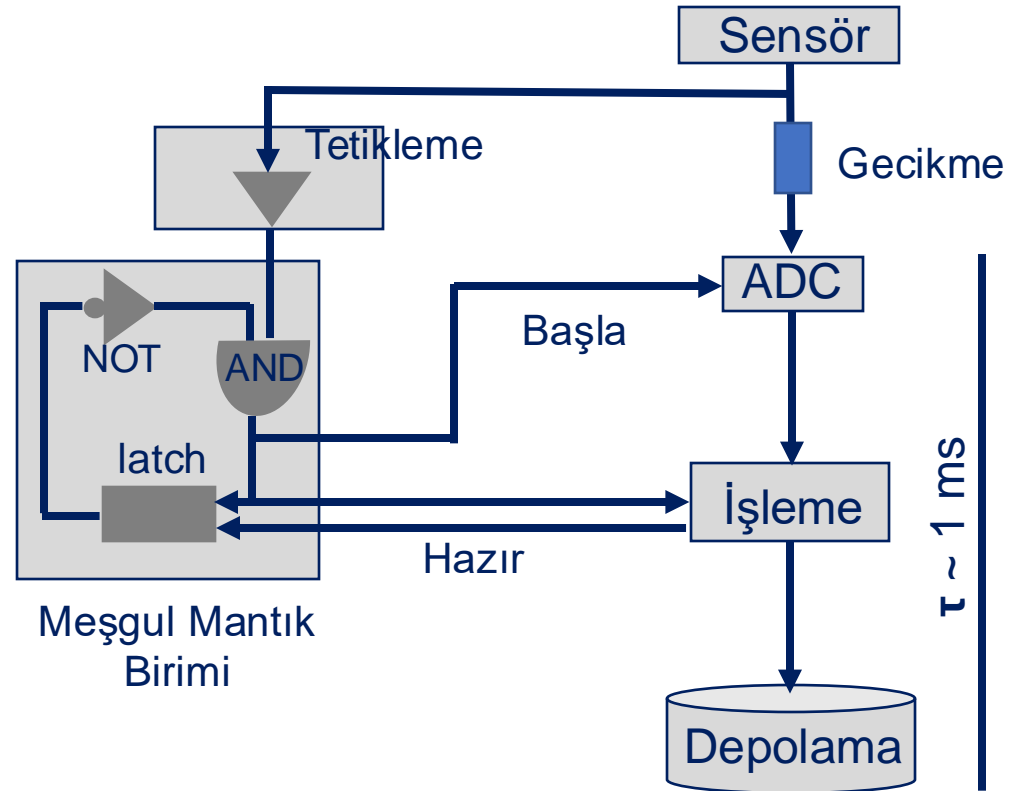
- Asenkron olay (iki olay arasındaki zaman sabit değil)
- Örnek:
 - ortalama bozunma $f = 1 \text{ kHz}$, $\lambda = 1 \text{ ms}$
 - işlem süresi $\tau \sim 1 \text{ ms}$



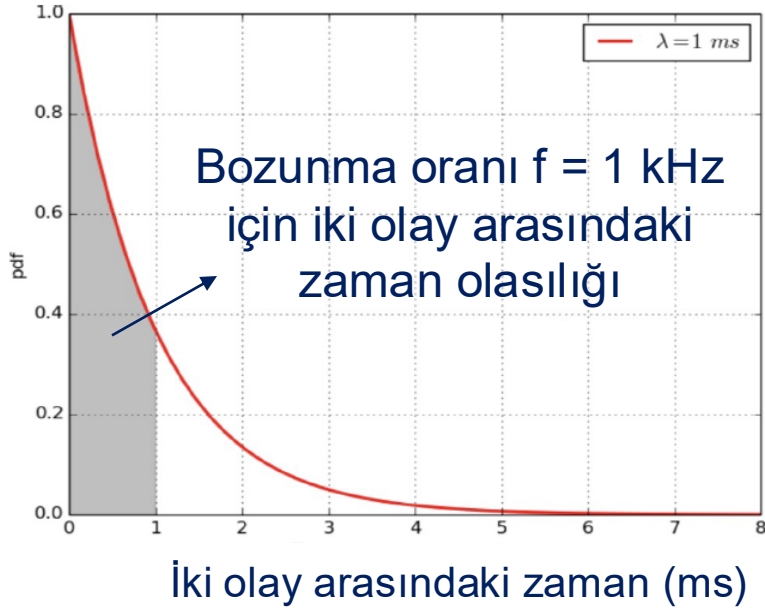
Sistem işlemeyi bitirmeden yeni bir tetikleme sinyali gelirse ne olur?

Meşgul Mantık Birimi ile Veri Alımı

- Meşgul Mantık birimi sistem meşgulken yeni tetikleme sinyali gelmesini engeller
 - AND ve latch
- Latch (flip-flop)
 - İkili durumlu (bistabe) devre: kontrol girdilerine göre çıktı sinyali değişir



Ölü Süre ve Verimlilik



- Örnek:
 - ortalama bozunma $f = 1$ kHz
 - işlem süresi $\tau = 1$ ms
- Tanımlar
 - f : fizik olayının gerçekleşme oranı
 - v : ortalama veri alımı oranı
 - τ : işlem süresi / ölü süre (sistemin yeni tetikleme sinyali alamadan mevcut veriyi işlediği süre)
 - Olasılıklar: $P[\text{meşgul}] = v \tau$
 $P[\text{serbest}] = 1 - v \tau$

$$v = f P[\text{serbest}] \Rightarrow v = f (1 - v \tau) \Rightarrow v = f / (1 + f \tau)$$

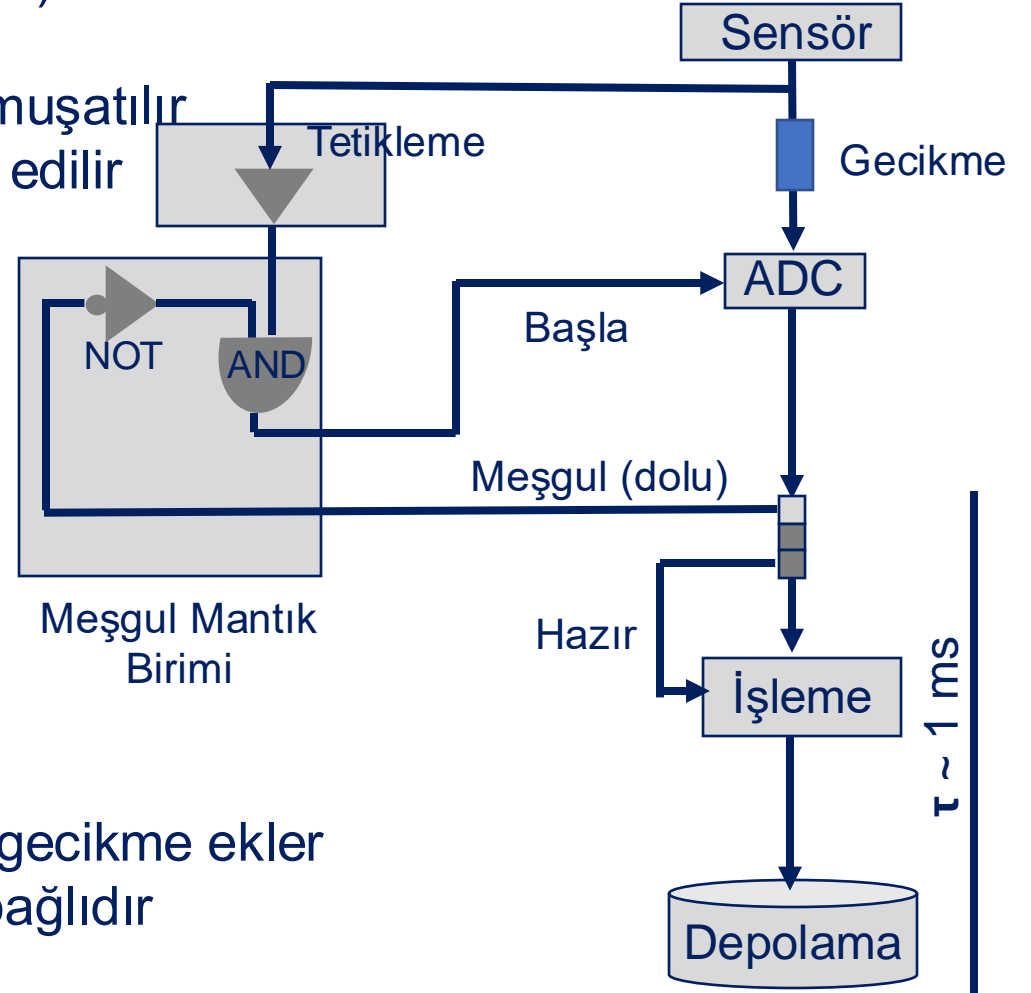
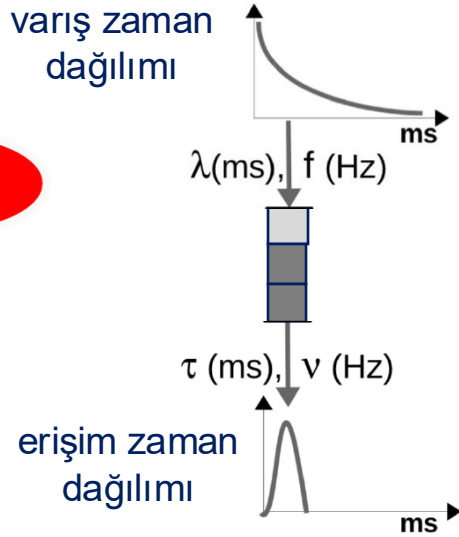
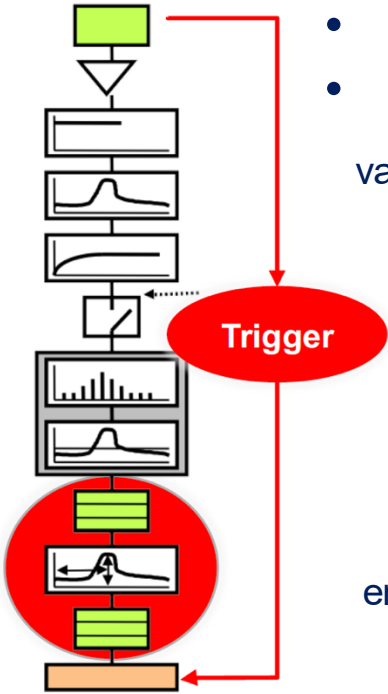
ortalama veri alımı oranı < fizik olayının gerçekleşme oranı, $v = f / (1 + f \tau) < f$

verimlilik < %100, $\epsilon = N_{\text{depo}} / N_{\text{toplam}}$, $\epsilon = v/f = 1 / (1 + f \tau) < \%100$

Örnek: $f = 1$ kHz, $\tau = 1$ ms $\Rightarrow v = 500$ Hz, $\epsilon = \%50$

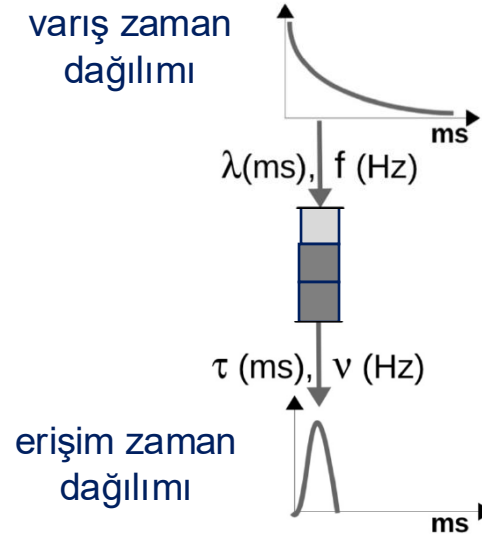
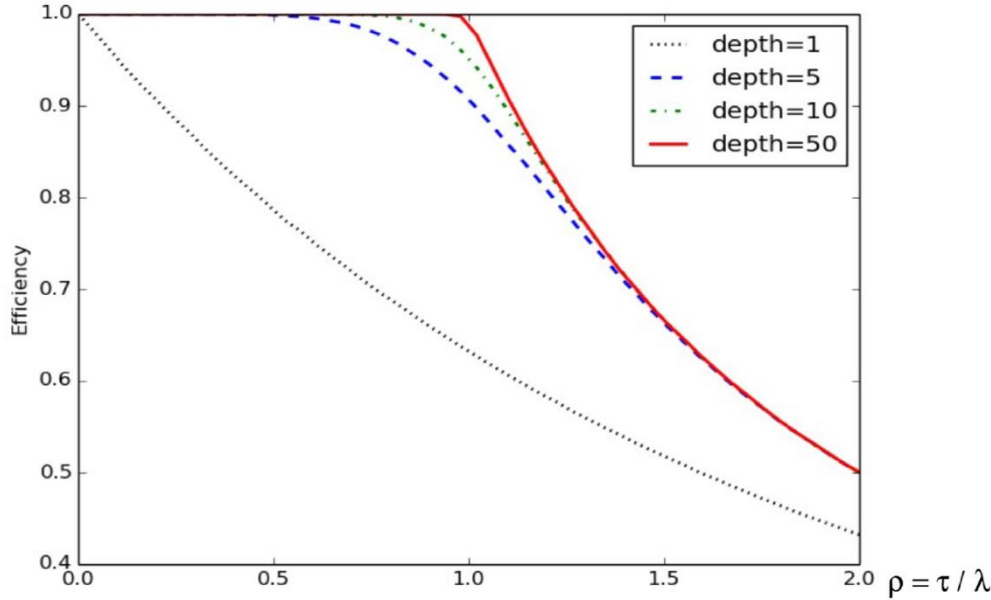
Verimliliği arttırmak için ne yapabiliriz?

- FIFO (ilk giren ilk çıkar) (sıra) kullanılarak
- girdi dalgalanmaları yumuşatılır
- sabit bir çıktı oranı elde edilir



- FIFO veri akışına fazladan gecikme ekler
- FIFO'nun etkisi derinliğine bağlıdır

Sıra derinliği



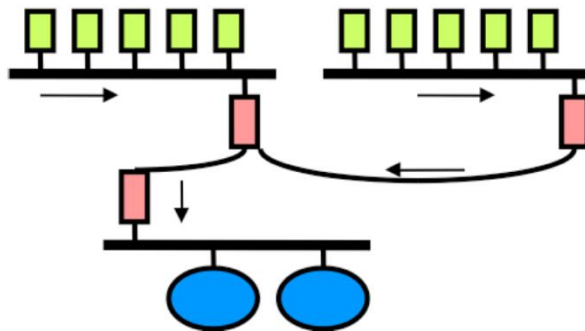
- Farklı sıra derinlikleri için verimlilik vs trafik yoğunluğu ($\rho = \tau / \lambda$)
 - $\rho > 1$: sistem aşırı yüklenmiş ($\tau > \lambda$)
 - $\rho < 1$: sistem gereğinden fazla özelliğe sahip (over-designed) ($\tau < \lambda$)
 - $\rho \sim 1$: makul bir derinlikle bile yüksek verimlilik elde edilir

Veri Alımı ve Olay İnşası

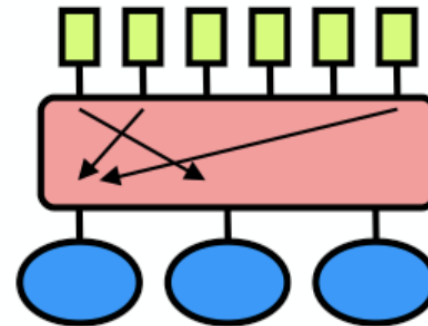
Veri Alımı Topolojisi

- Birçok farklı kanaldan veri almak ve olayı inşa etmek çok miktarda komponent gerektirir
- Modüler ve ölçeklenebilir (scalable) bir elektronik sistem kurmak gerekir
- Veri alımı sistemimizi tasarlarken bazı yapı taşlarına ihtiyacımız var
 - Okuma elektroniği kasaları, olay inşası düğümleri (nodeları)
- Çeşitli veri alımı sistem komponentlerini birbirine nasıl bağlamalı?

Veri Yolu (bus)

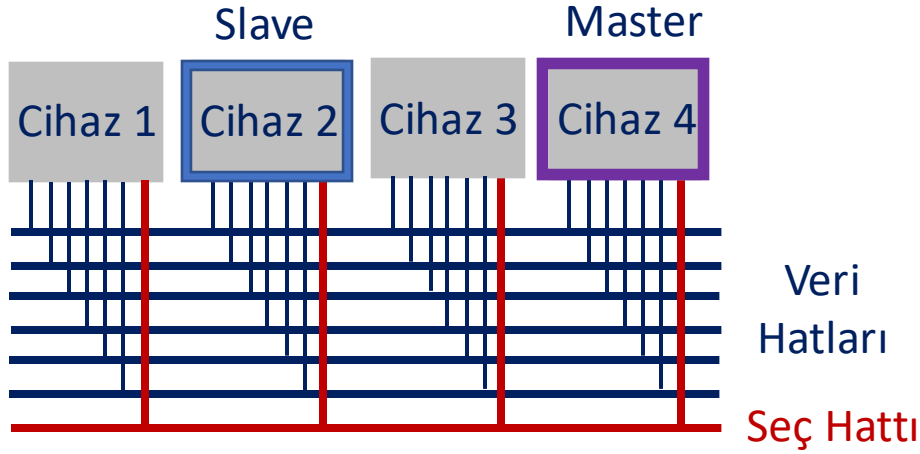


Ağ (network)



- Veri kaynağı
- Veri işleme

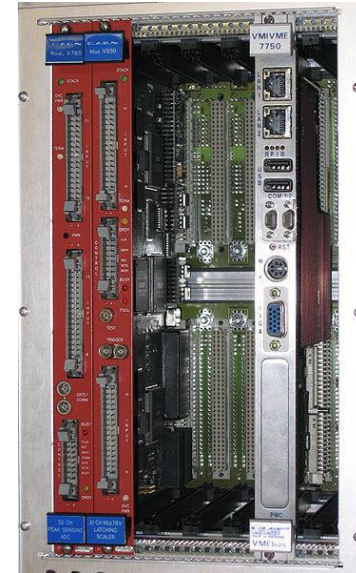
Veri Yolu (bus)



- Veri yolu konsepti basittir
 - Sabit sayıda hat (veri yolu band genişliği)
 - Cihazlar iyi tanımlanmış ara yüzleri olmalıdır
 - Mekanik, elektrik, iletişim,...
- Veri yolu ölçeklenebilirliği problematiktir
 - Veri yolu band genişliği bütün cihazlar tarafından paylaşılır
 - Maksimum veri yolu band genişliği limitlidir
 - Maksimum cihaz sayısı veri yolu uzunluğuna bağlıdır

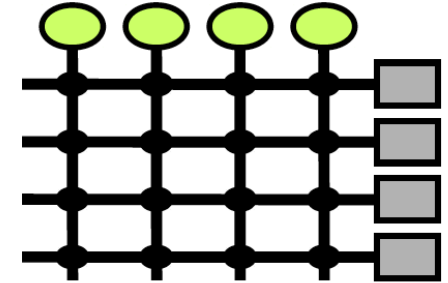
- Veri yolu bir grup elektrik sinyalidir
 - VME, PCI, ...
 - Kasa, uzun mesafe, lokal
- Cihazlar ortak bir veri yolu üzerinden bağlıdır
- Cihazlar master veya slave olabilir
- Cihazlar veri yolu üzerinden (eşsiz bir şekilde) adres edilir

VME



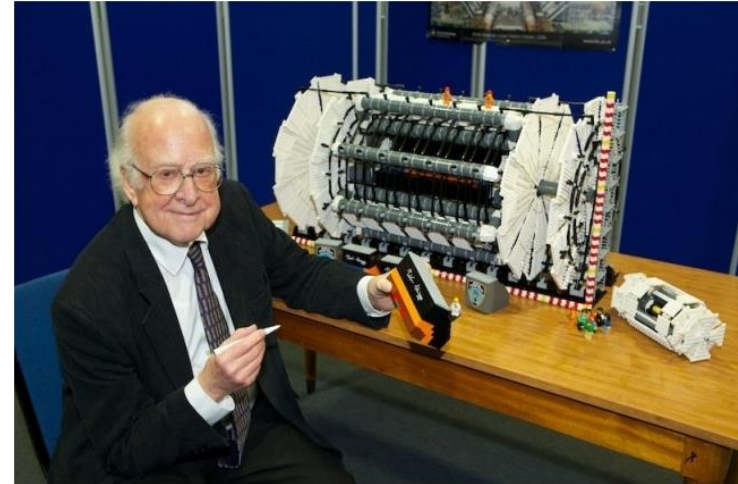
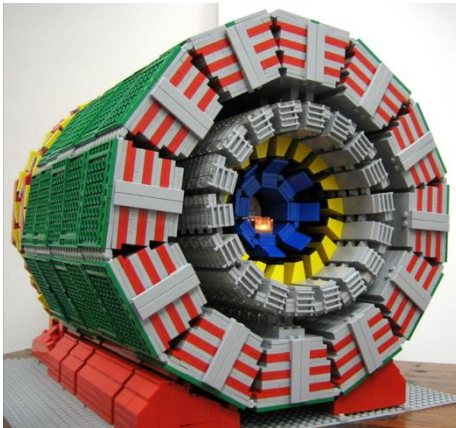
Ağ (Network)

- Bütün cihazlar eşittir
- Cihazlar birbirleriyle doğrudan iletişim kurarlar
- Cihazlar mesaj göndererek iletişim kurarlar
- Örnekler: Ethernet, telefon,...
- Anahtarlama ağı (switched network), anahtarlar mesajları kaynaktan varış yerine taşırlar
 - Doğru yolu seçmek
 - Aynı anda iki mesajın aynı varış yerine gidişini idare etmek
 - Ara bellek (buffering) kullanmak çözümdür
- Ağlar ölçeklenebilirdir
 - Bütün BHC deneyleri farklı seviyelerde ağ kullanırlar



Modüler Elektronikler

- Karmaşık tek bir elektronik tasarlamaktansa modüler bir sistem tasarlamak daha avantajlı
 - Farklı alt-elektronikleri başka uygulamalar için kullanmak mümkün
 - Tek bir modülün karmaşıklığını sınırlamak
 - Güvenilirlik ve sürdürülebilirlik
 - Hataları bulmak daha kolay
 - Yeni versiyonları sisteme entegre etmek daha kolay
 - Ticari ürünlerden yararlanmak mümkün



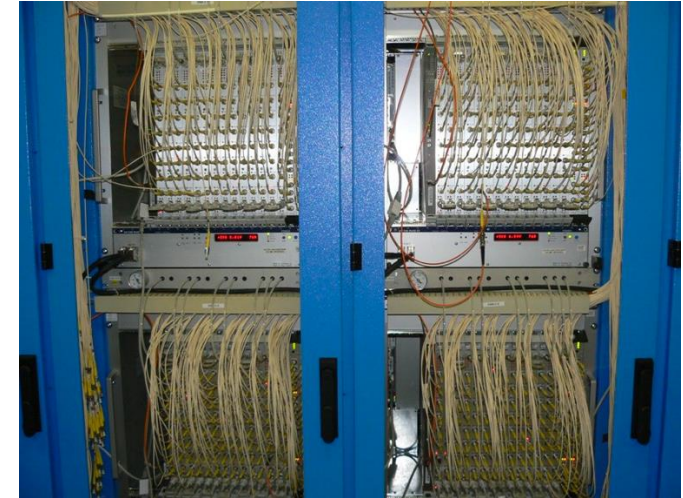
NIM

- NIM (1964) – ‘Nuclear Instrumentation Modules’
 - 50Ω girdi/çıkış empedansı
 - Hızlı modüller: yükseliş/düşüş zamanı: ~ 1 ns, süre: $\sim O(10)$ ns, girdi/çıkış gecikmesi: \sim birkaç ns
- Yazılıma gerek yok
- Mantık ve sinyal işleme
 - yükselteç, çakışma (coincidence), ayırıştırıcı, ...



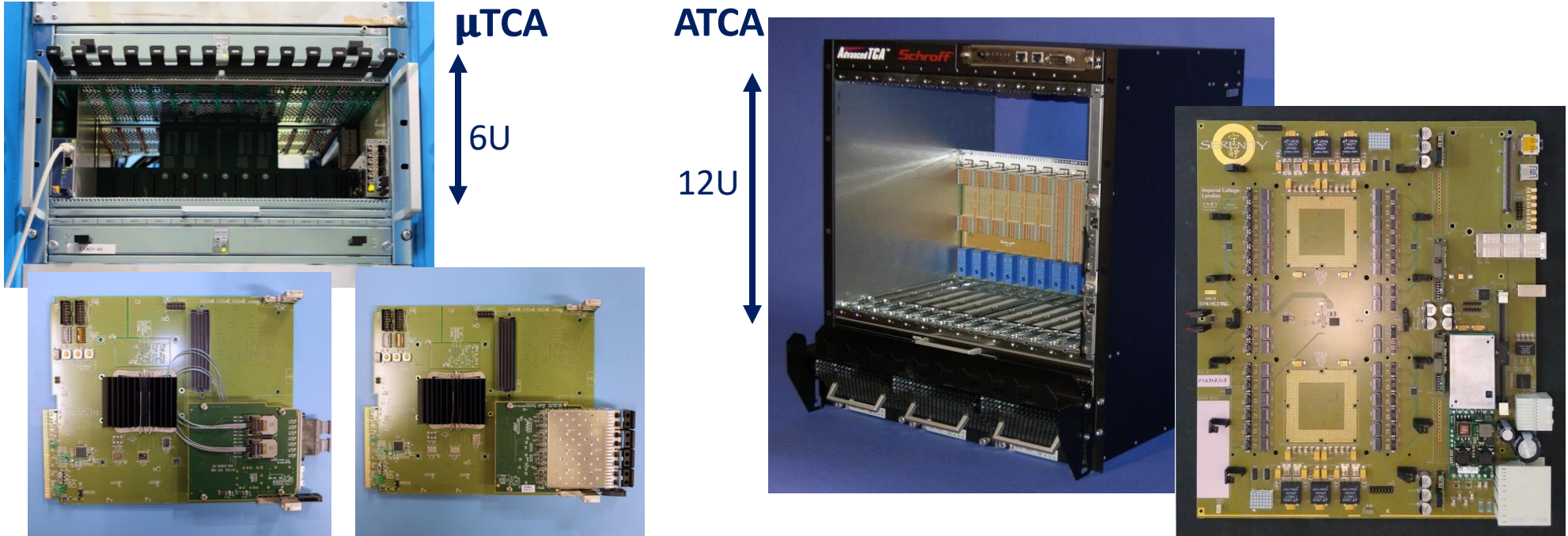
VME

- VME modülleri arka düzlem üzerinden konuşur
- Bir çok YEF deneyinin arka-bölge elektronik tercihidir
 - görece basit protokol
 - ticari olarak bulmak mümkün



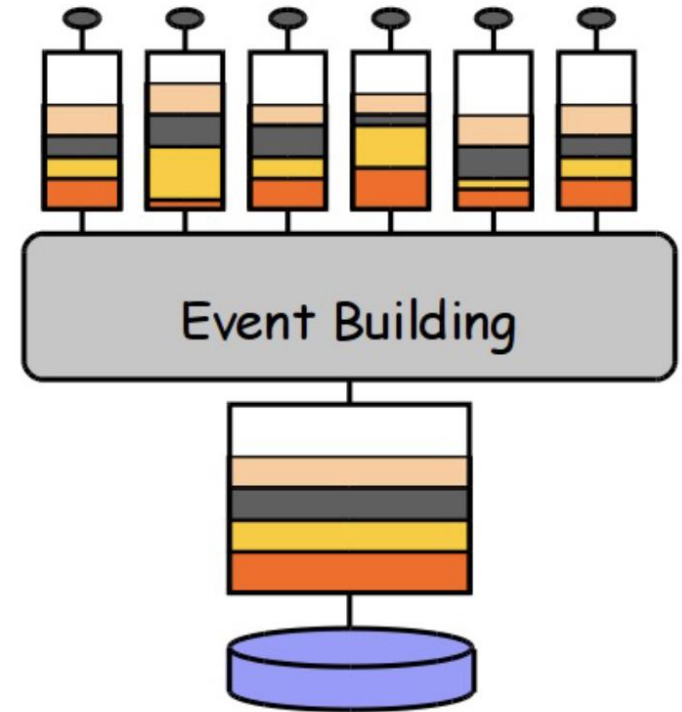
μ TCA / ATCA

- μ TCA / ATCA
 - Telekomünikasyon için tasarlanmış
 - Yüksek-yedeklilik (redundancy), yüksek veri hacmi, yüksek güç yoğunluğu
 - BHÇ deneyleri yenileme programlarında kullanılmakta
 - Örnek: CMS Faz-1 Piksel (μ TCA), CMS Faz-2 HGCAL (ATCA)



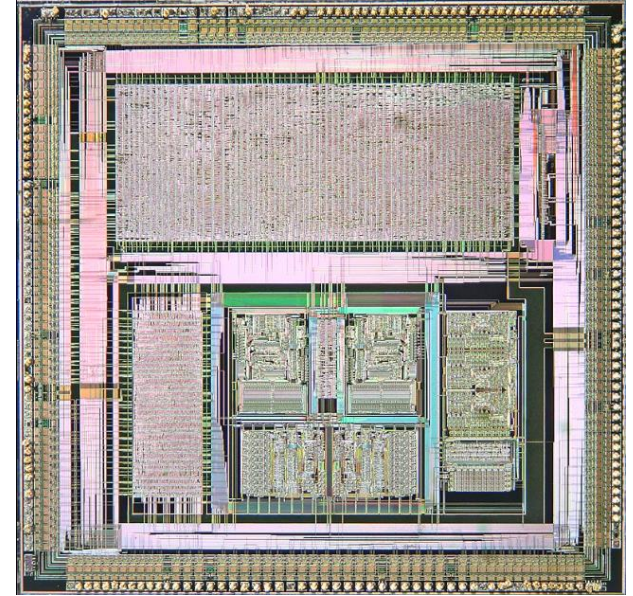
Olay İnşası

- Büyük deneyler bir çok farklı alt-dedektörden meydana gelir
- Veri alımı farklı elektroniklerle gerçekleştirilir
- Aynı 'olay'ın farklı kısımları işlenmek ve depolanmak için bellekte birleştirilir
- Aynı olaya ait veriyi ilişkilendirmek için bir mekanizmaya ihtiyaç var (bohça geçişi – bunch crossing)
- Bu sürece **olay inşası** denir



Uygulamaya Özel Entegre Devre (ASIC)

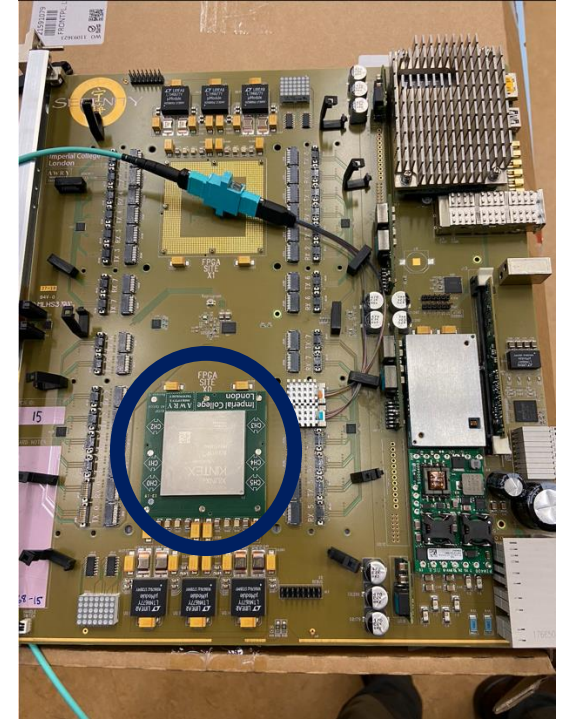
- Hızlı işleme için optimize edilmiş: ~ GHz
 - Kapı dizilimi (Gate-array)
 - Standart hücre (mantık işlemleri)
 - Özel (custom) tasarım
 - Yüksek performans
 - Analog komponentleri kullanabilme
- YEF deneylerinde arpışmaya yakın bölgelerde özel tasarım ASICler kullanılır
 - Radyasyona dayanıklılık önemli!!!



Mikroskop Görüntüsü
VL82C486 - 486 Sistem Kontrolcü Çip (Intel)
Üst kişim: kapı dizilimi
Alt kişim: özel tasarım

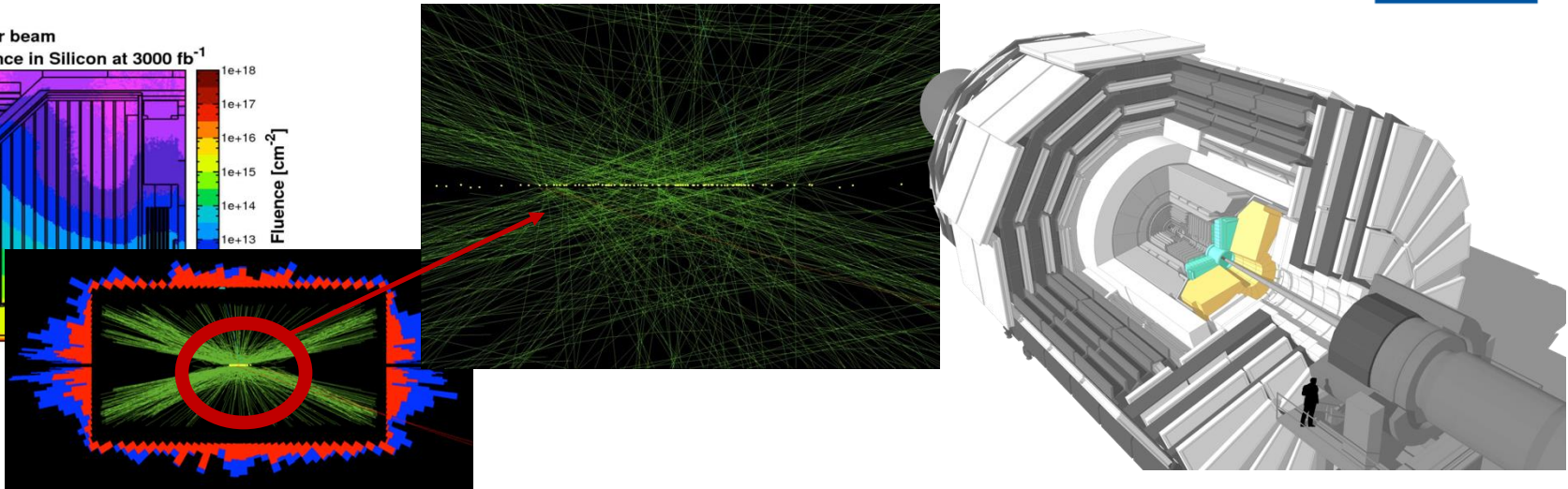
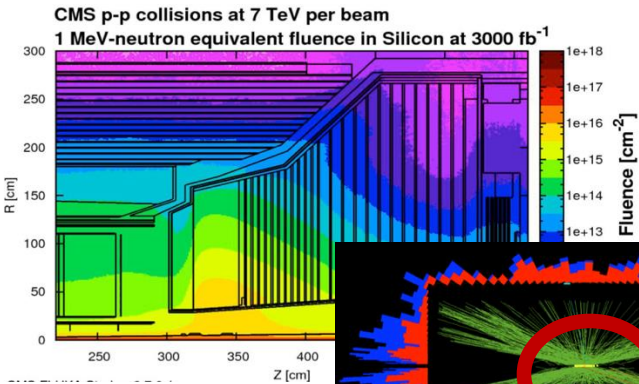
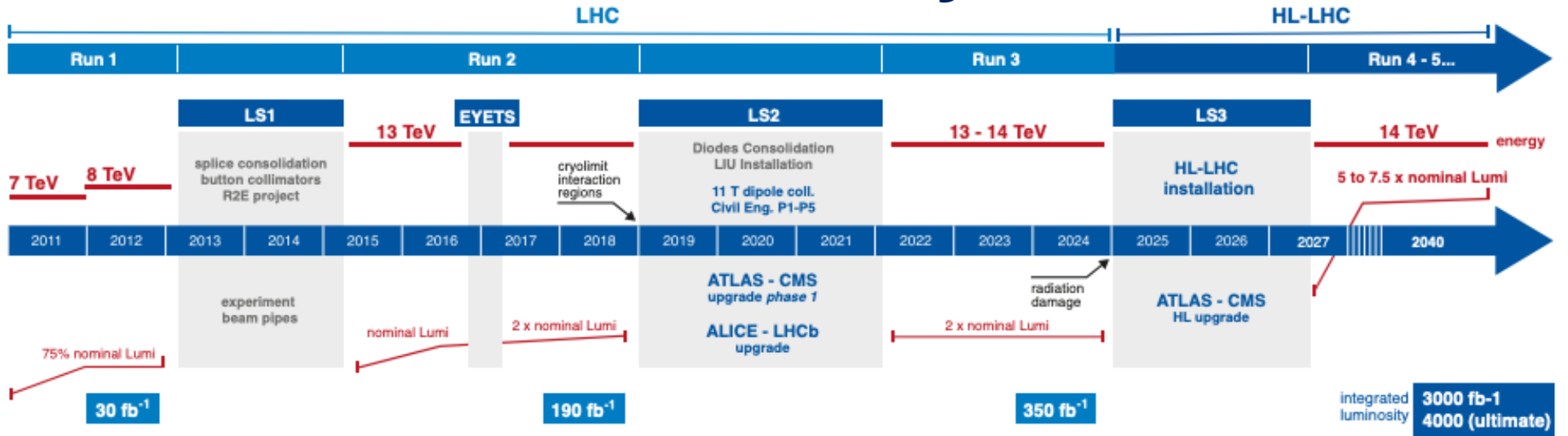
Alanda Programlanabilir Kapı Dizisi (FPGA)

- FPGAler programlanabilir mantık blokları içerirler
- Mantık blokları ara bağlantı komponentleriyle (interconnect) birbirine bağlanır
 - Karmaşık sinyal işleme
- Çoğu FPGA'in bellekleri de vardır
- Tekrar konfigüre edilebilirler
 - ASIClere kıyasla esneklik sağlar
- YEF deneylerinde çarpışmaya uzak bölgelerde FPGAler kullanılır
 - ASICler gibi radyasyona dayanıklı değildirler

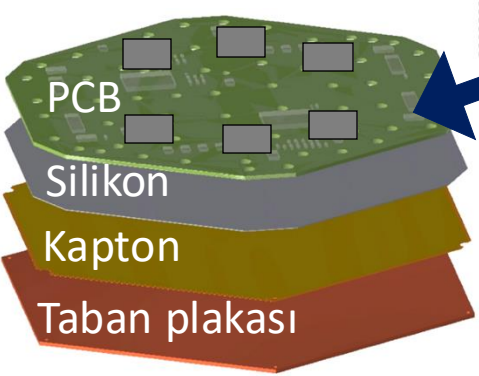
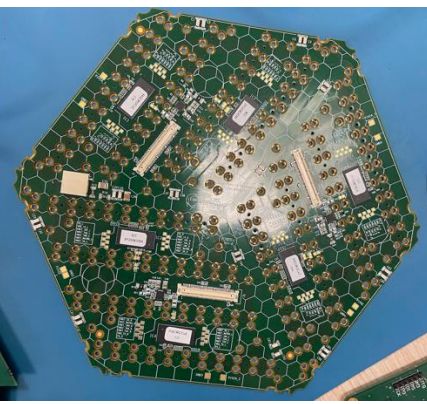
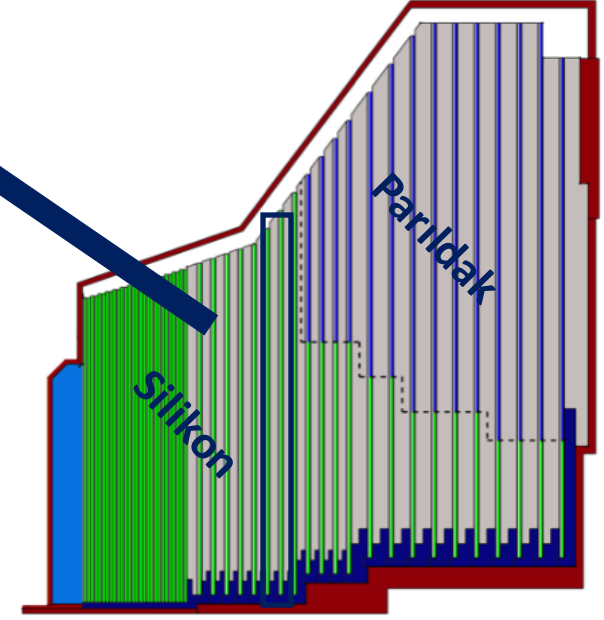
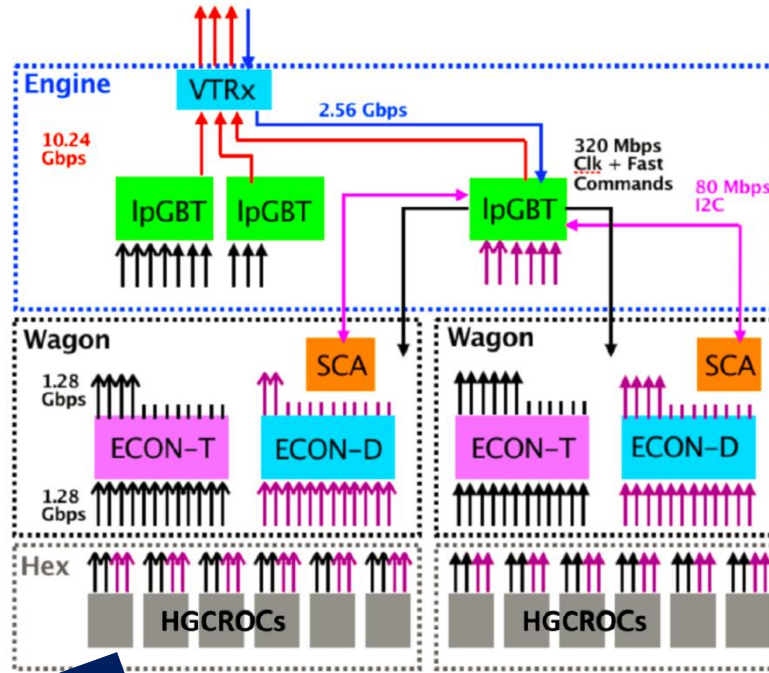


Veri Alimi Sistemlerine Modern Bir Örnek: CMS HGICAL

Yüksek Lüminosite BHC için CMS-HGCAL

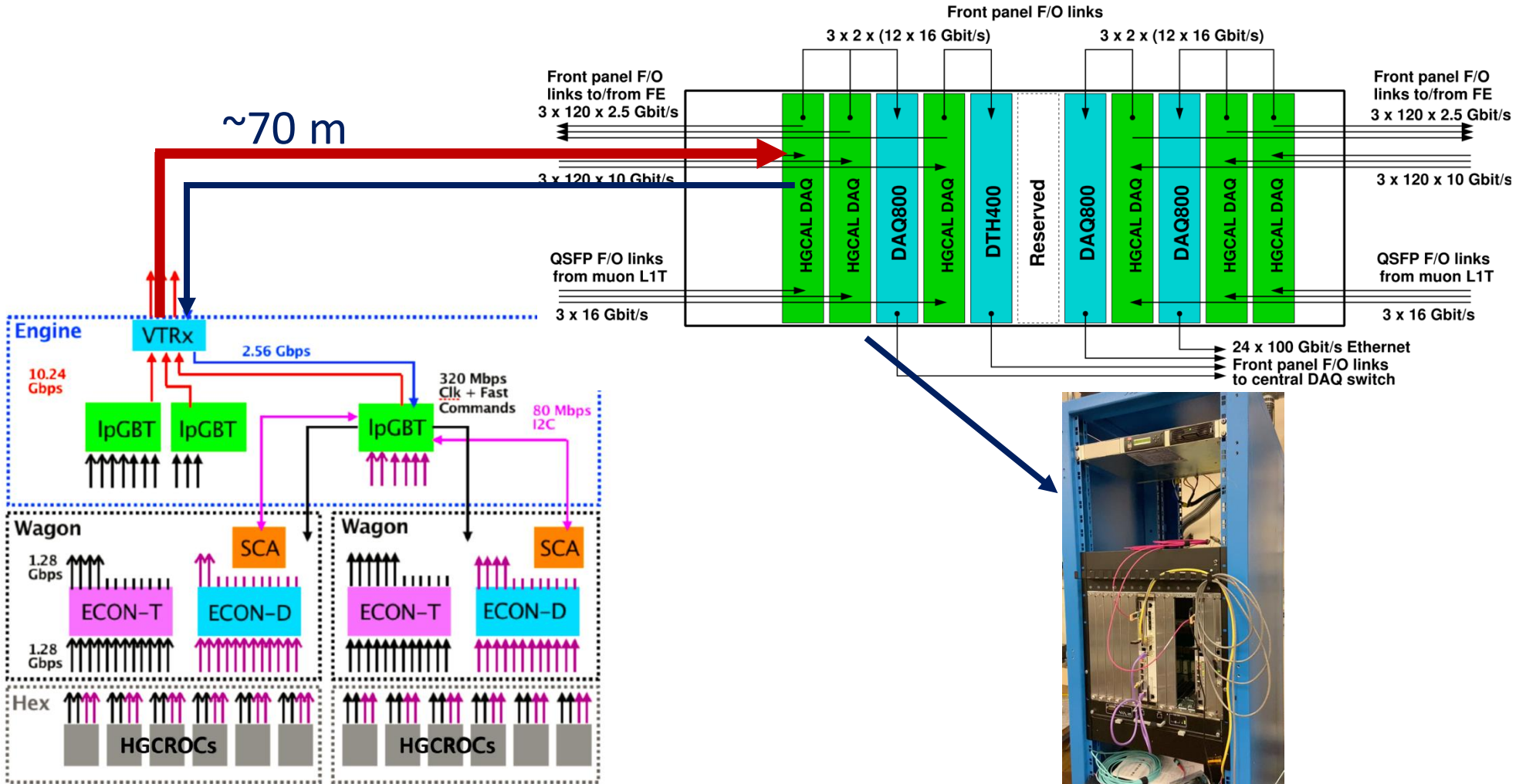


CMS-HGCAL Ön-Bölge Elektronikleri



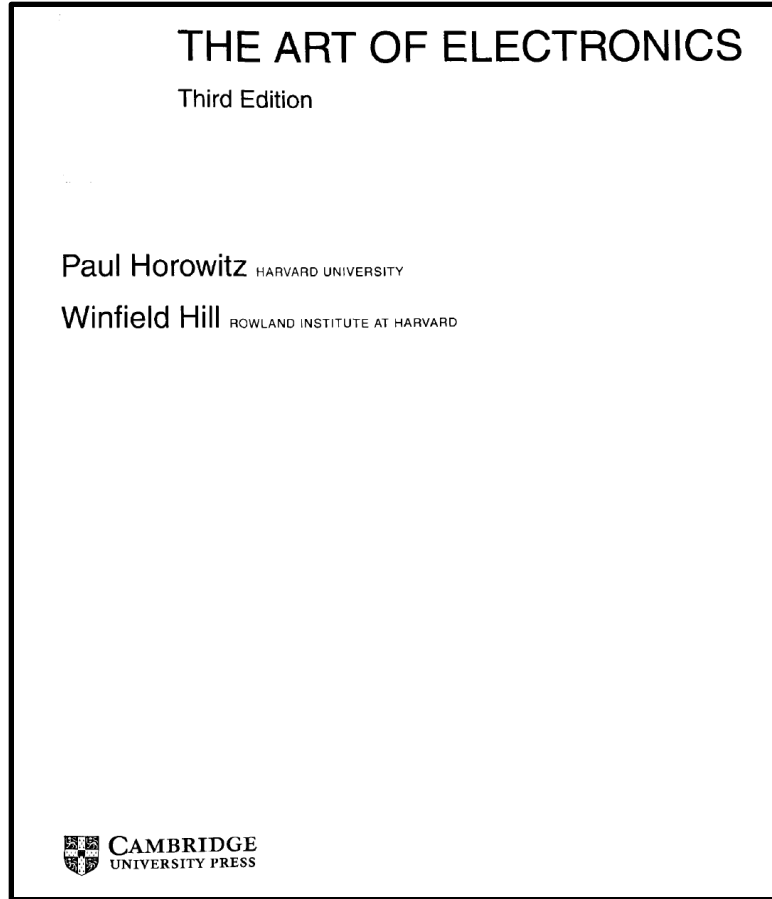
- Analog+Dijital ve Dijital ASICler
- Veri arka-bölge elektroniklerine optik kablolarla taşınır

CMS-HGCAL Arka-Bölge Elektronikleri



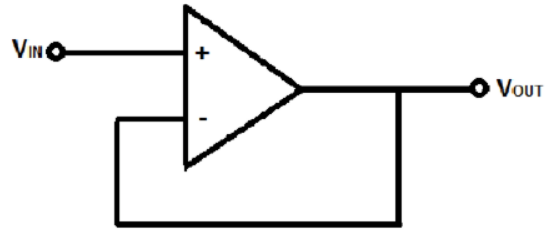
Okuma Önerisi

- Horowitz & Hill, The Art of Electronics

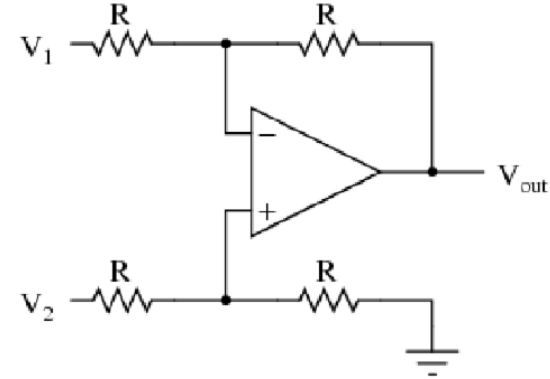


Ekler

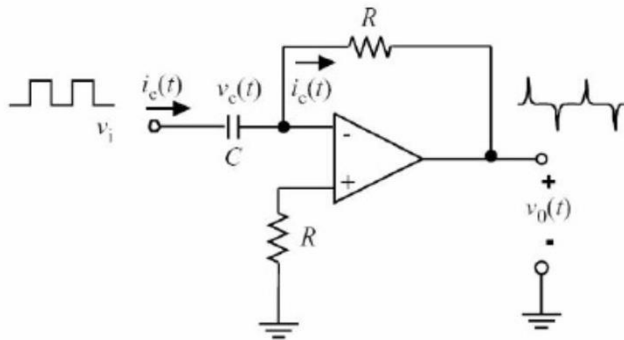
Operasyonel Yükselteç (Op-Amp) Devre Örnekleri



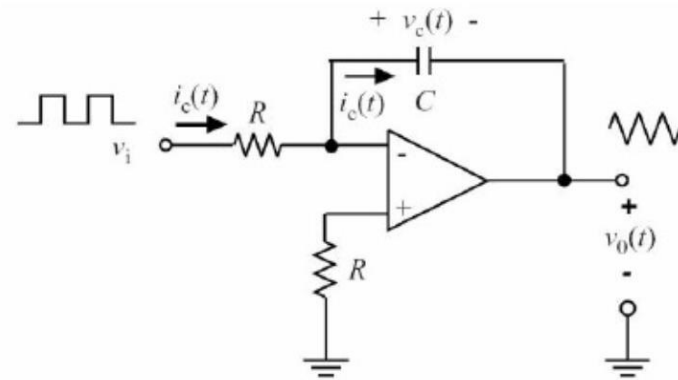
Gerilim İzleyici



Diferansiyel Yükselteç



Diferansiyatör



Entegratör