

高輝度LHC-ATLAS実験TGC後段回路における 固定位相・同一陽子バンチ交差でのデータ受信機構の実装

近藤翔太^A, 青木匠^A, 石野雅也^B, 奥村恭幸^B, 戸本誠^{CDE}, 長坂錬^A, 成川佳史^A, 堀井泰之^{CD}, 他ATLAS日本トリガーグループ

所属：東大理^A, 東大素セ^B, 名大理^C, 名大KMI^D, KEK素核研^E

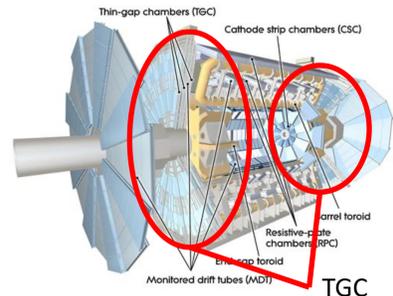
概要

高輝度LHC-ATLAS実験に向けて刷新されるミュオントリガーエレクトロニクスは主に、ヒットデータのバンチ交差識別を行う前段回路とトリガー演算を行う後段回路で構成される。トリガー生成は固定レイテンシーで行うため、前段回路と後段回路の間で行われるシリアル通信は固定レイテンシーで行われなければならない。そのため、シリアル通信のレーザークロックと論理回路で使用されるシステムクロックの境界における受信データのクロックの載せ替えは、レイテンシーの不定性を生むエラスティック・バッファを用いない設計にする必要がある。刷新されるミュオントリガーエレクトロニクスでは、シリアル通信のレーザークロックに載った受信データを論理回路で使用されるシステムクロックでラッチすることで、固定レイテンシーでクロックの載せ替えを行う。このとき、受信データの遷移とラッチに用いるシステムクロックのエッジが重なると、載せ替え後のデータがメタステーブル状態になってしまうため、適切なエッジ選択が必要である。本研究では、受信データに含まれるバンチ交差識別子 (BCID) を用いてラッチエラーをモニターし、自動で適切なエッジ選択を行う機構を実装した。また、本番環境を模した実機テストベンチを用いてデモンストレーションを行い、実装した機構が期待通り動作することを確認した。

1. 高輝度LHC-ATLAS実験に向けたLO-エンドキャップミュオントリガーの刷新

- ルミノシティをLHCの約3倍に向上させた高輝度LHCを用いて、2029年から高輝度LHC-ATLAS実験が始まる。
- Thin Gap Chamber (TGC) 検出器はハードウェアベースの初段トリガーに用いられるミュオンを検出する。
- ルミノシティの向上による背景事象やトリガーレートの増加に対応するべくTrigger DAQの仕様がアップグレードされるため、これに伴いミュオントリガーエレクトロニクスも刷新される。

	瞬間最高ルミノシティ [$\text{cm}^{-2}\cdot\text{s}$]	初段トリガーレート [kHz]	初段トリガーレイテンシー [μs]
LHC (RUN3)	2×10^{34}	100	2.5
高輝度LHC	$5\text{-}7.5 \times 10^{34}$	1000	10



2. ミュオントリガーエレクトロニクスの概要

前段回路 (PS-Board)

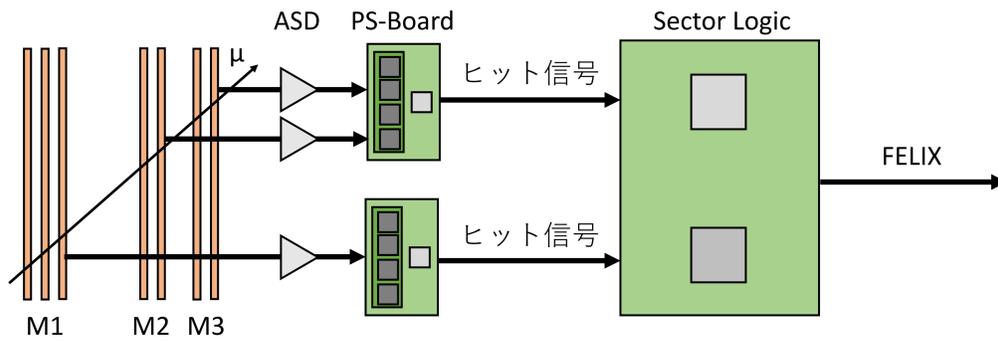
ヒット信号をLHCのバンチ交差周期 (40 MHz) に同期 (BCID) させ、後段回路に送る。

後段回路 (Sector Logic)

前段回路から送られてきたヒット信号を用いてトリガー演算を行う。

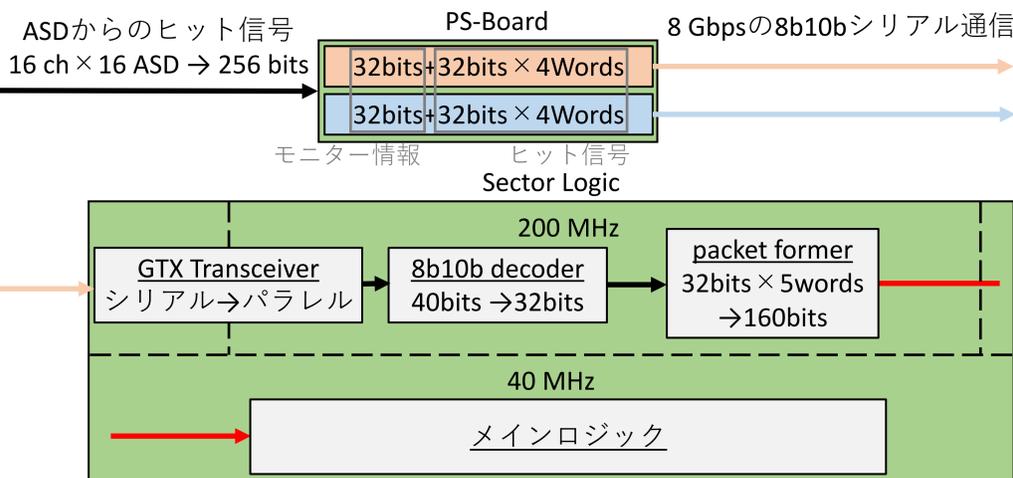
トリガー演算は固定レイテンシーで行われる。

→ 前段回路と後段回路の通信は**固定レイテンシー**で行われなければならない。



3. 前段回路と後段回路の間の通信

- 前段回路でBCIDされたヒット信号は、定められたデータフォーマットに変換され、シリアル通信で後段回路に送られる。
 - 後段回路は固定位相でシリアルデータを受信し、パラレルデータに変換した後に、トリガー演算等を行うメインロジックに送られる。
 - シリアル通信の受信部 (200 MHzのレーザークロック) とメインロジック (40 MHzのシステムクロック) は異なるクロックドメインである。
- ヒットデータをメインロジックに送るときには**クロックの載せ替え**が必要。



4. クロックを載せ替える手法

一般的な手法

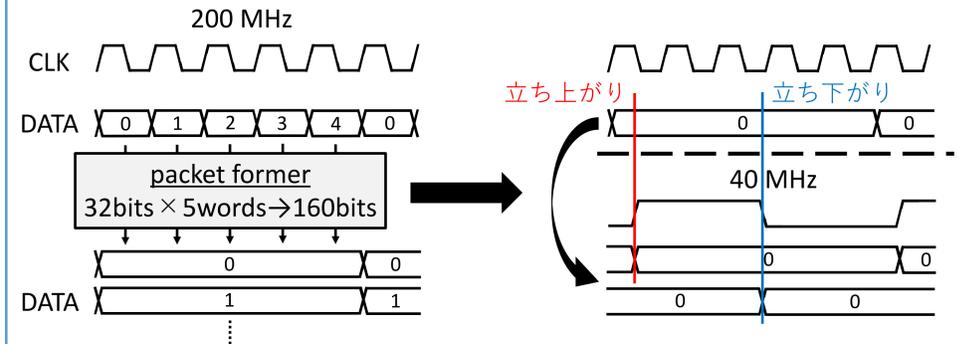
エラスティック・バッファを用いる。

→ レイテンシーの不定性を生むため使えない。

固定レイテンシーで行う手法

200 MHzのレーザークロックに同期したデータを、40 MHzのシステムクロックでラッチする。

→ データの遷移とシステムクロックのエッジが重なるとラッチが不安定

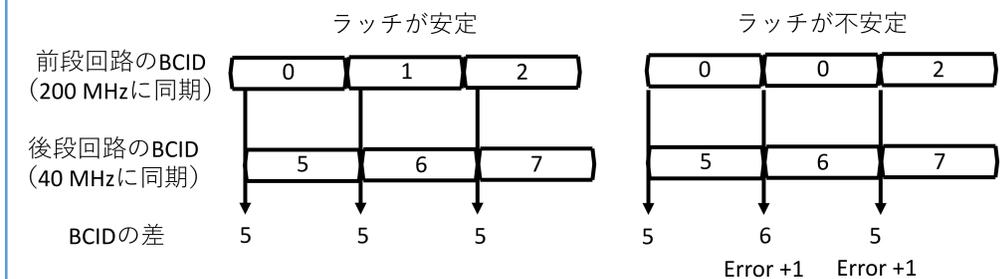


- ラッチが不安定になることを回避するために、立ち上がりと立ち下りのどちらでラッチするか (エッジ) を選択するパラメーターが用意されている。
 - 200 MHzに同期したデータと40 MHzクロックの位相関係は、前段回路と後段回路のケーブル長で決まるが、ケーブル長は全リンクで同じではない。
- リンク毎にエッジ選択のパラメーターを決めなければならない。現在は**手で決める仕様**になっており**大変非効率**であるため、**自動化が必要**。
- 加えて、**エッジ選択によりラッチが安定化することの検証も必要**。

本研究の目的

5. 自動エッジ選択によるラッチの安定化

1. 前段回路から送られてくるバンチ交差識別子 (BCID) と後段回路でカウントしているBCIDの差をモニター。
2. モニターしている差が1つ前にモニターした差と一致しなかったらエラーカウントをインクリメント。
3. とある回数モニターし、エラーカウントの割合が設定した閾値を超えたら**自動でエッジを変更**することで、安定したラッチが常に行えるようにする。



6. 実装した機構の検証

検証方法

- PS-BoardからSLに送るデータが載る200 MHz CLKの位相を1/56 nsずつ、全25 ns (1BC分) ずらしていくことで、ケーブル長の違いに起因する200 MHzに同期したデータと40 MHzクロックの位相関係を再現。
- 各位相において35640回モニターを行い、立ち上がりでラッチした場合と立ち下りでラッチした場合のそれぞれにおけるエラーカウントの割合を測定。

結果

立ち上がり (立ち下がり) のエラー率が上がるところで、立ち下がり (立ち上がり) のエラーカウントの割合が0を推移するような補完関係になっている。

→ **エッジ選択の機構の正確な実装を検証し、加えてモニター・エラーカウントを行う機構が期待通り動作することを確認した!**

モニター結果を受けて自動でエッジ選択を行うソフトウェアを開発し、検証することが今後の課題。

