

HL-LHC ATLAS実験における TGC EIL4トリガーロジックの開発

名古屋大学 M1 間仁田省吾

第31回ICEPP symposium

Sun, Feb, 16th.2025

HL-LHC ATLAS実験

LHC ATLAS実験

- ✓ 重心系エネルギー 13.6 TeV (Run3)
- ✓ 陽子バンチ交差頻度 40 MHz
- ✓ ルミノシティ $2 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$

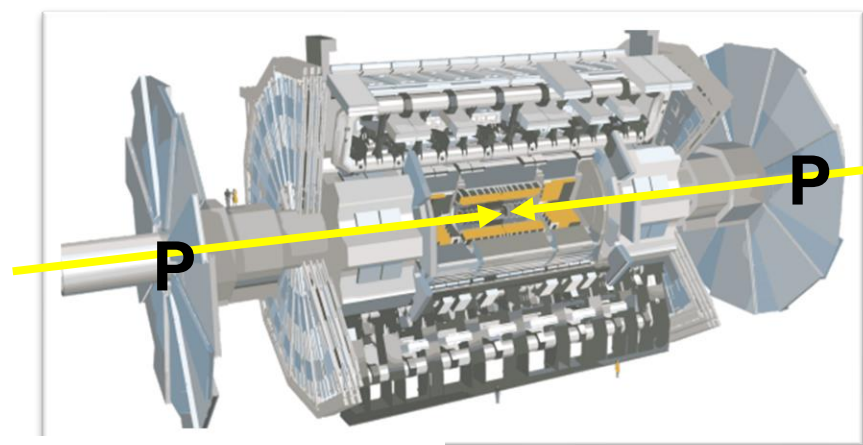
HL-LHC ATLAS実験

- ✓ 重心系エネルギー 13.6-14 TeV
- ✓ 陽子バンチ交差頻度 40 MHz
- ✓ ルミノシティ $5 - 7.5 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$

ルミノシティが約3倍に増加し多重に反応が起きる高パイルアップ環境へ

⇒トリガーシステムの改良が求められる

CERN 上空写真



ATLAS検出器

L0 ミューオントリガー

初段 (L0) ミューオントリガーのエレクトロニクスはアップグレードされる

• Sector Logic

大規模FPGAを搭載し

- ミューオンの飛跡再構成
- 再構成飛跡の p_T 測定

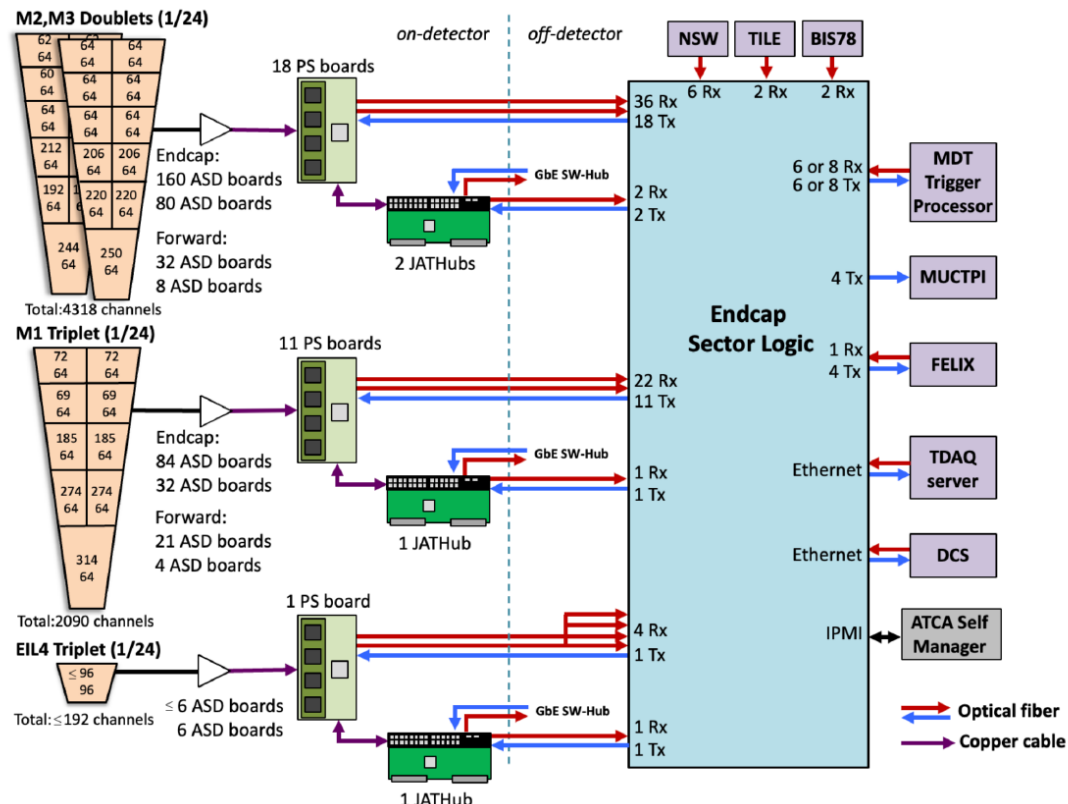
などをトリガーロジックにより行う。

• トリガーロジック

FPGAにファームウェアを実装することで作動

研究対象

- 未開発であるTGC EIL4の信号処理を行うファームウェア

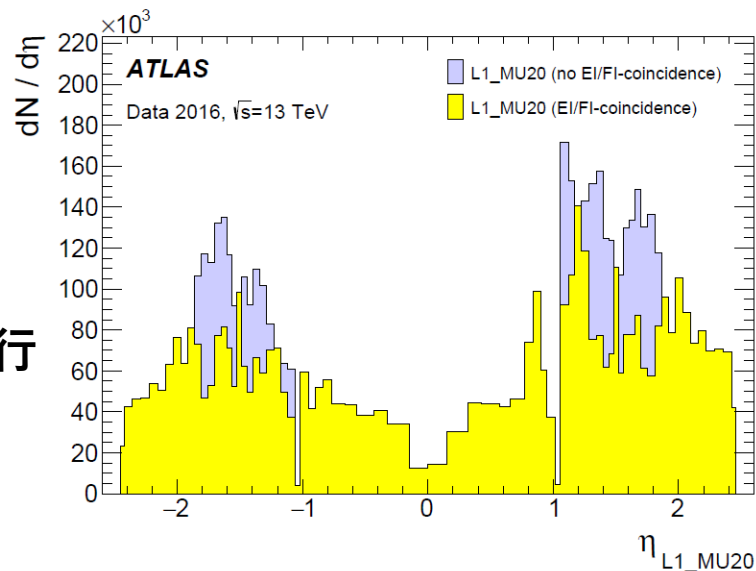
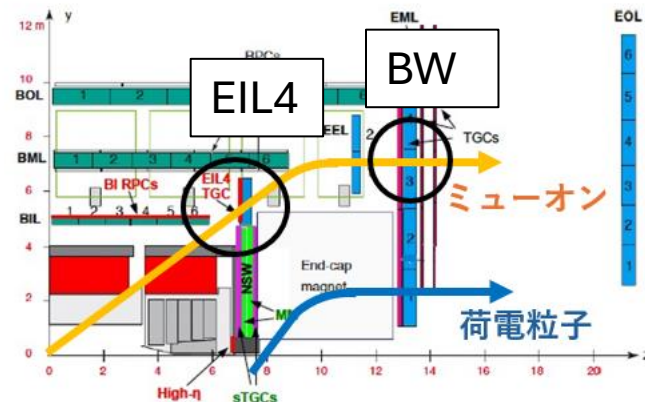


フェイクトリガーの抑制

外層の検出器BWで得られた飛跡と内層の検出器 (EIL4,NSW) のヒット信号とコインシデンス
→ビーム由来の荷電粒子による**フェイクトリガー**を抑制

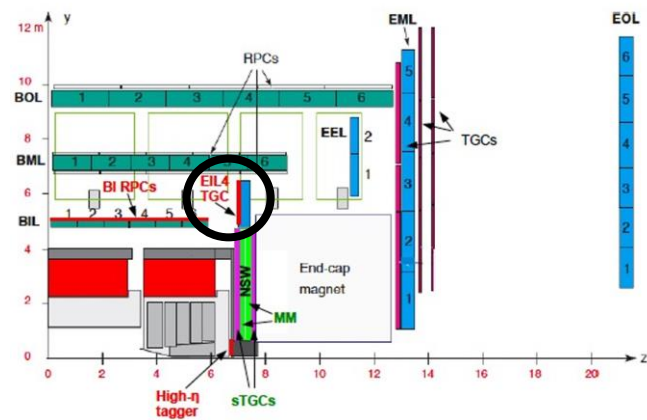
現在のトリガーシステムに組み込んだ場合
2倍以上の削減効果

→EIL4などの内層の検出器トリガー用に最適化を行い、トリガーシステムに組み込む



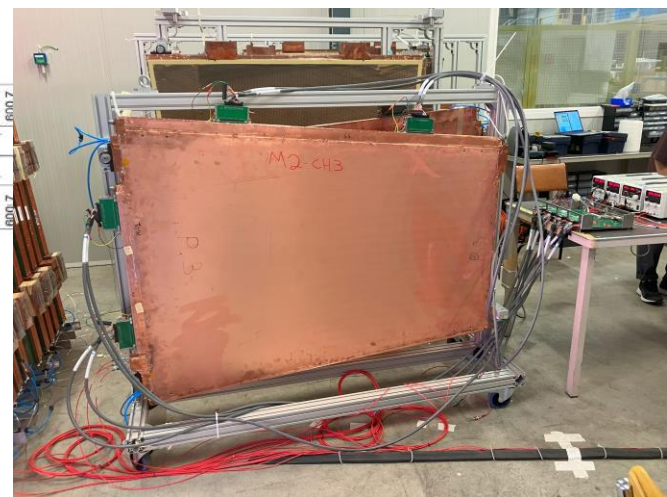
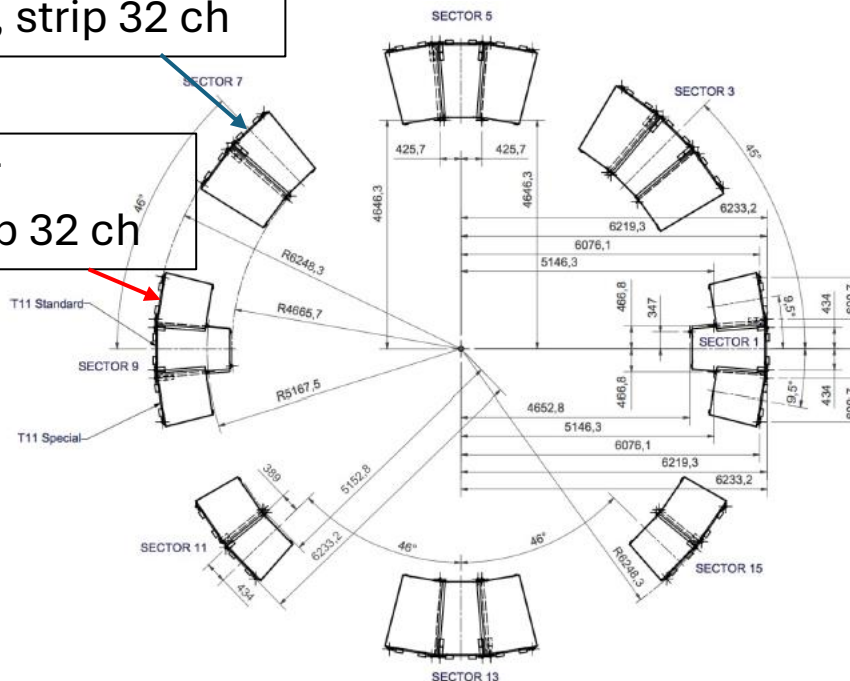
TGC EIL4 検出器

- 内層の検出器
- 検出層 2層→3層 (HLに向けアップグレード)
- 読み出しの情報 wire : η strip : ϕ
- coverage ($1.0 < |\eta| < 1.3$, $0 \leq \phi \leq 2\pi$)領域の70%
トロイド磁石などの占有領域の影響により

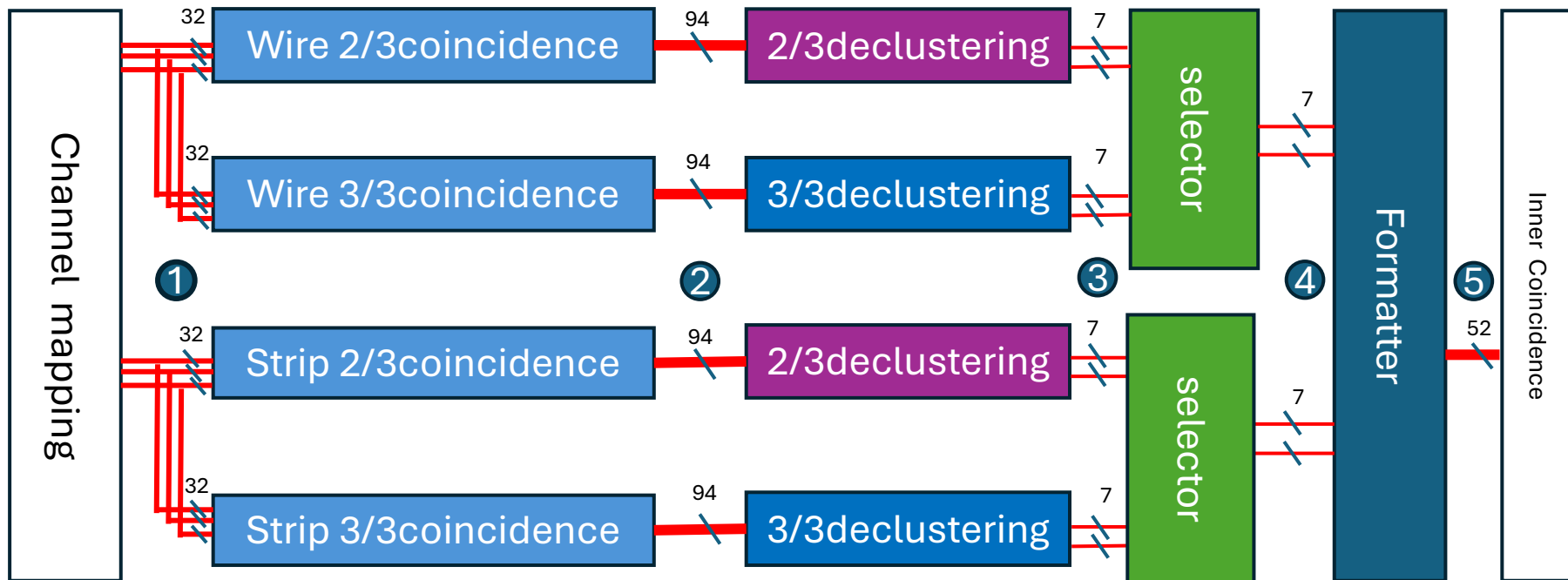


- normal chamber
 - wire 32ch, strip 32 ch

- special chamber
 - wire 21ch, strip 32 ch



EIL4 Firmware data format(module単位)



Data format 32bit*3:① 94 bit :② 7bit*2:③,④ / 52bit(14*2+12*2):⑤

- ①1チェンバーあたりの各layerごとのhit情報
- ②代表点 (staggered channel)
- ③代表点チャンネル番号
- ④inputの情報からwire/stripそれぞれ7bit2点
- ⑤inner coincidence に合う分解能 (bit) 変換し、wire/stripそれぞれ2点計4点

EIL4 ファームウェア概要

ここで行う処理は1バンチあたりのEIL4におけるヒットのlocalな η, ϕ 情報を最大2つまで出力することである

- **station coincidence module**

各layer間のコインシデンスをとることで信頼性と位置分解能の向上

- **declustering module**

検出器、ビーム由来の背景事象によるクラスタ対処する

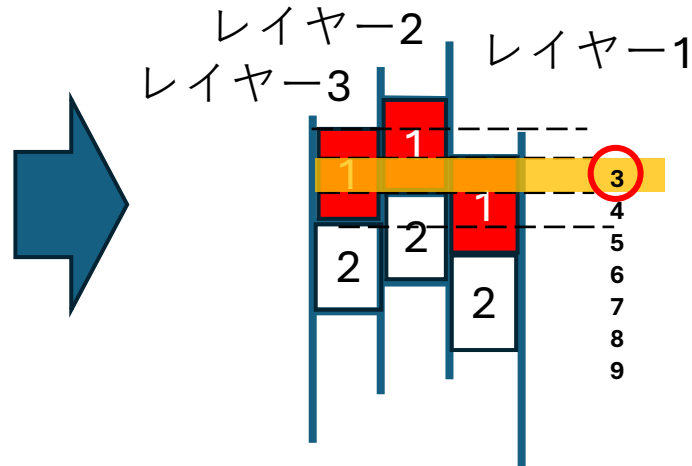
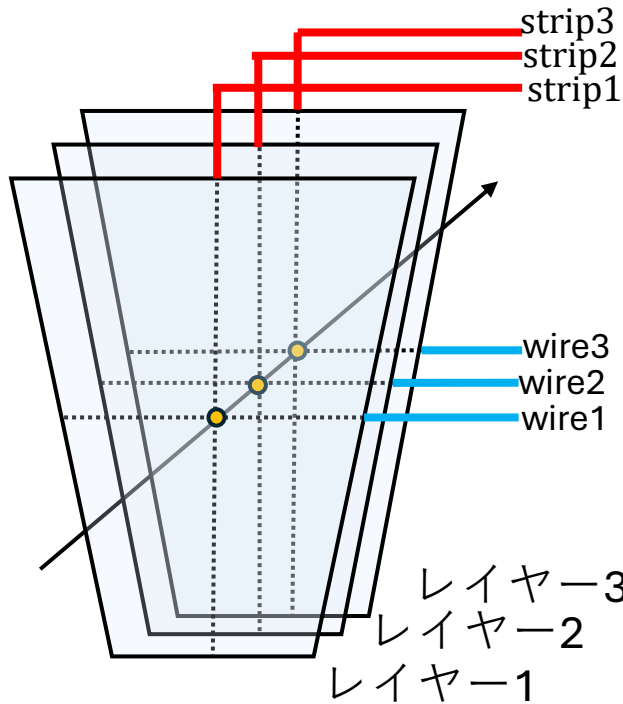
- **selector module**

wire / strip それぞれで2候補選出する

- **formatter module**

globalなビットの定義に変換する

Station coincidence



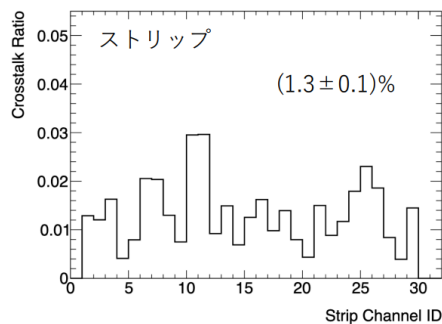
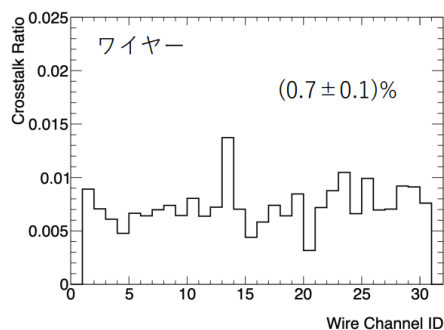
各レイヤー
・ 32 チャンネル
・ 1/3 スタッガリング
→94 代表点チャンネル

1/3chずつずれた3レイヤー間のコインシデンスをとると代表点 が得られる

- ・ このコインシデンスにより信頼性と位置分解能の向上
- ・ 3層中 2 ヒットまたは 3 ヒットを要求する(2/3coincide ,3/3coincidenceが存在)

クラスターの発生

クロストークの問題



日本物理学会2024秋季大会講演番号；16aWB208-12 和田さん（名古屋大）

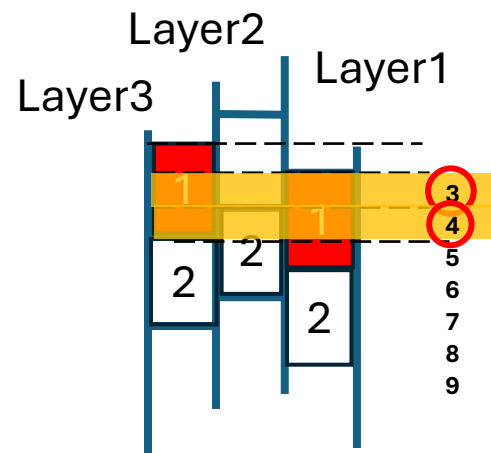
Layer1



1にヒットがあった場合
0,2に偽ヒットが鳴る確率

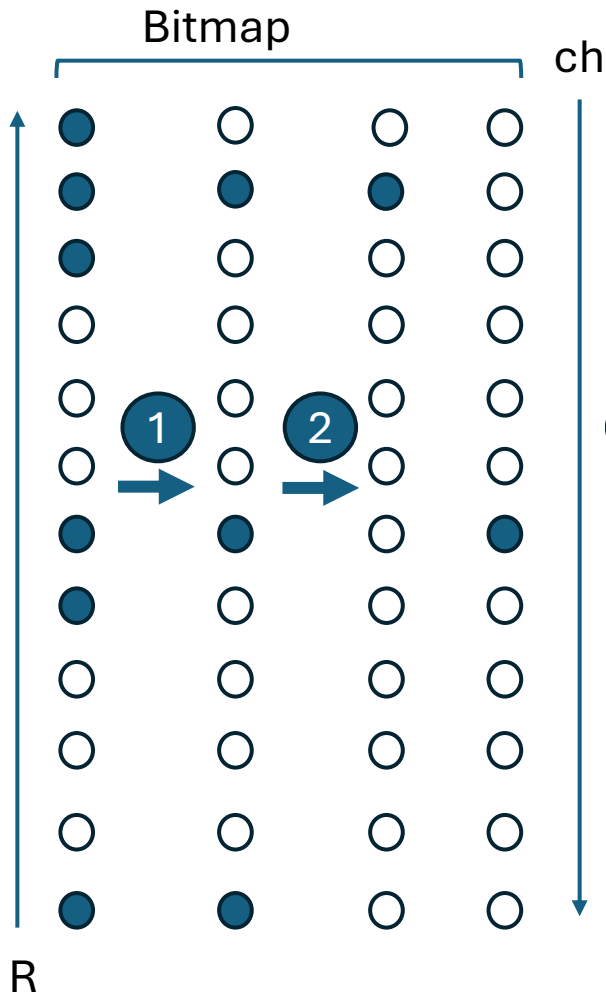
Wire:($0.7 \pm 0.1\%$)
Strip:($1.3 \pm 0.1\%$)

コインシデンスロジックの仕様



2/3coincidence の約半数の割合で
Staggered ch が2連続で発生

Declustering



Declustering module での処理

wire

① クラスターのなかでRが小さいほうから2番目を選択し、デクラスタする

output

ch number

7'b:0000001

7'b:0001000

② デクラスタしたものの中からRが大きいほうから2つ選出する

③ ビットマップになっているためch番号に情報を変換する

Selector/Formatter

- Selector

2/3 coincidence ,3/3 coincidence それぞれ2候補（全4候補）から
wire : 3/3coincidence かつRが大きい項目を優先して2候補を選出
strip: 3/3coincidence を優先して2候補を選出

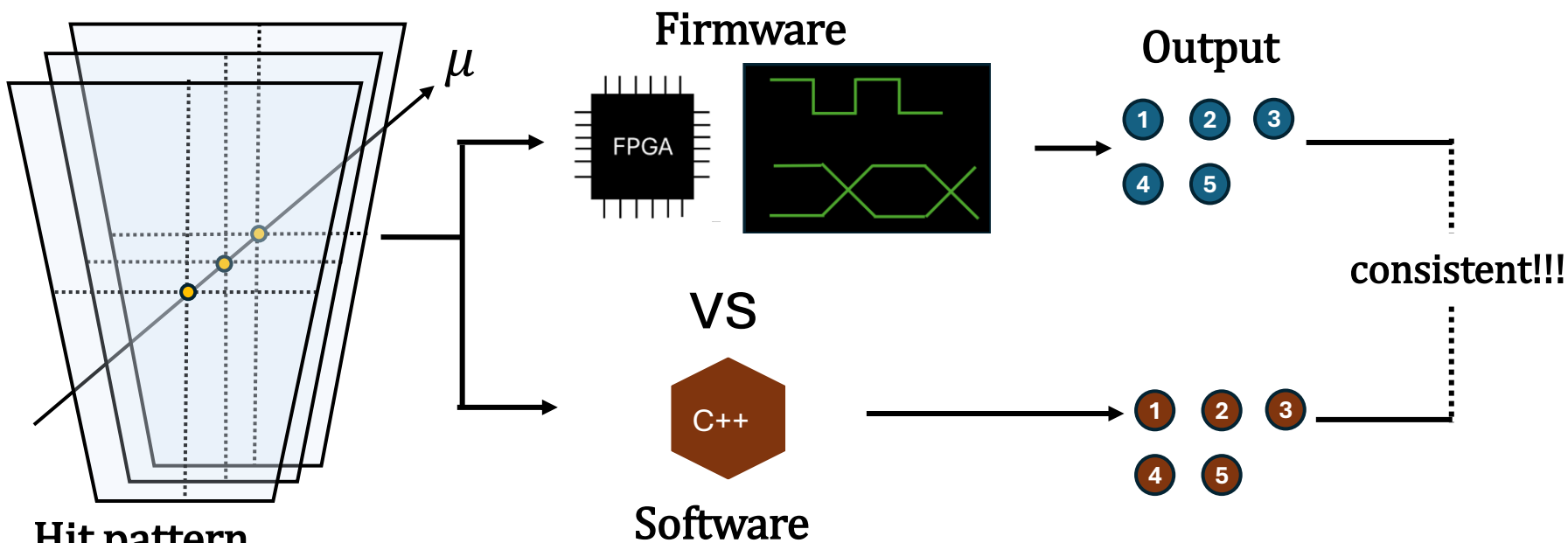
- Formatter

検出器のローカルなビット情報をグローバルなビットの定義で変換

$$\eta_{local}[1.0,1.3]: 7\text{bit} \rightarrow \eta_{global}[-2.7,2.7]: 14\text{bit}$$
$$\phi_{local}[0,0.165]: 7\text{bit} \rightarrow \phi_{global}[0,2\pi]: 12\text{bit}$$

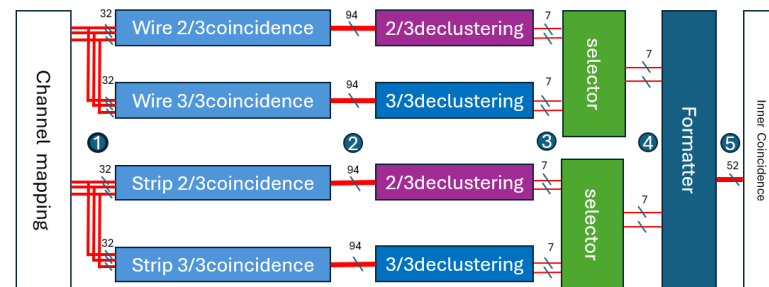
しかし情報として余分なビット数があるのでビット数を抑制する方向で議論中

TGC EIL4 ファームウェア検証



・検証用ソフトウェア
ファームウェアの処理をビット単位の演算で再現したもの

Inputを共有したファームウェアとソフトウェアの出力を比較
ランダムなInput 10,000パターンで一致を確認



まとめ

まとめ

HL-LHC ATLAS実験で構想されている検出器間のコインシデンスロジックの開発に向けた

- ・内層検出器TGC EIL4検出器のファームウェアを開発
- ・ソフトウェアを使用した検証

を行った。

展望

検出器間コインシデンスロジックの実装に向け、仮実装されたデザインの決定、検証を行う。

Back up

開発状況

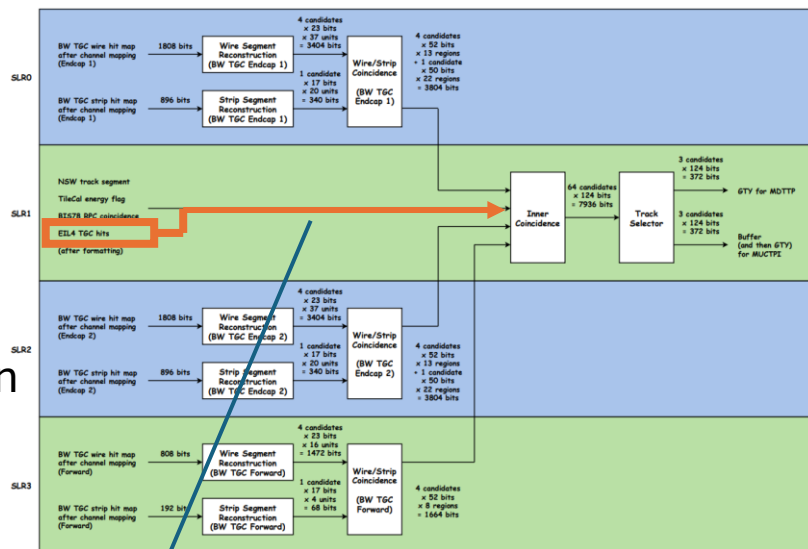
Channel mapからinner coincidence までの
EIL4ファームウェアについて

開発済み

- station coincidence (和田さん[1])

未開発

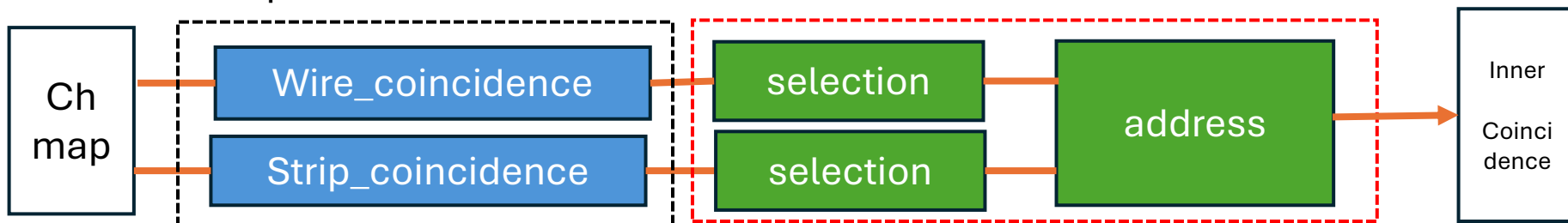
- inner coincidenceに送る代表点を選ぶselection
- 位置情報を出力するaddress



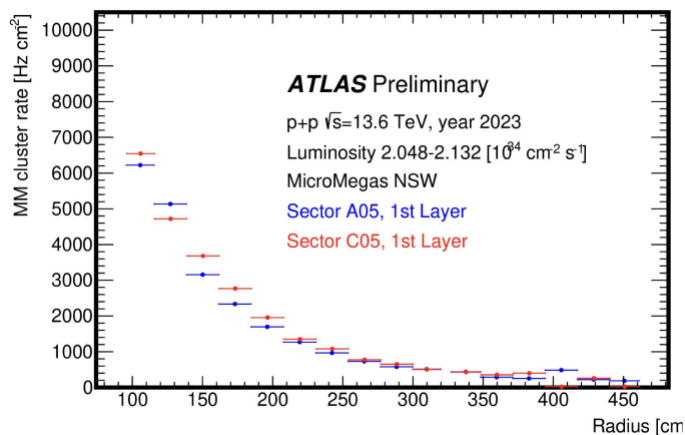
SLのロジックのブロック図[2]

completed

incomplete



必要な候補数の推定

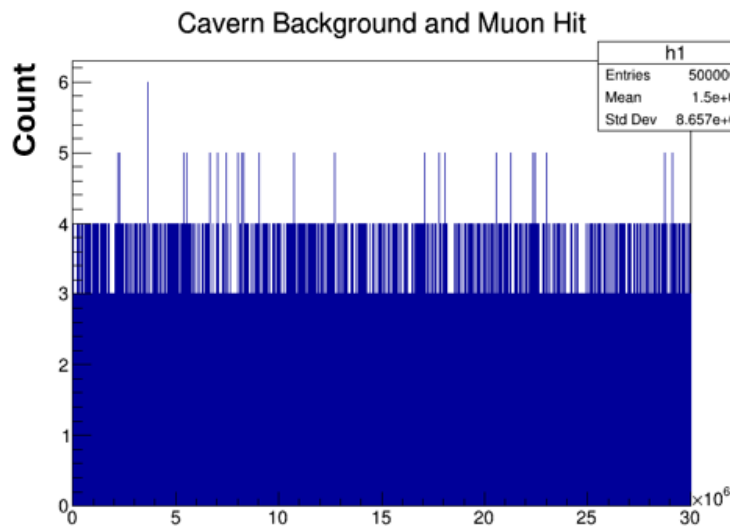


目的:各チャンバーで検出されるヒット数を大まかに推定すること

BC :30MHz, Cavern BG:4MHz, Muon Hit : 1MHz

以上の数値より各ヒット数が全体の何割を占めるか試算した

→2ヒットまで要求すれば全体の99%の事象をカバーできる



```
Number of bins <= 0: 25389728 (Rate: 0.846324)
Number of bins <= 1: 4241116 (Rate: 0.141371)
Number of bins <= 2: 349381 (Rate: 0.011646)
Number of bins <= 3: 19004 (Rate: 0.000633467)
Number of bins <= 4: 746 (Rate: 2.48667e-05)
Number of bins <= 5: 24 (Rate: 8e-07)
Number of bins <= 6: 1 (Rate: 3.33333e-08)
Number of bins <= 7: 0 (Rate: 0)
Number of bins > 7: 0 (Rate: 0)
```

クロストーク検証

チャンネル間クロストークを加味したinputの生成

16進数のデータを2進数に変換後bit単位でスキャン

スキャン時にヒットがあった場合その前後のch (A,Bとする) に対してA, Bどちらかに生じる確率をクロストークの確率 (wire 0.7%, strip 1.3%) より参照し設定

Input(16進数);000000010000000100000001

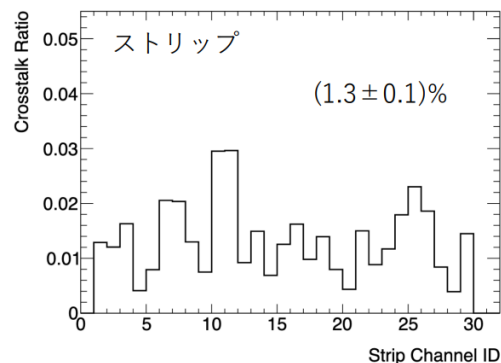
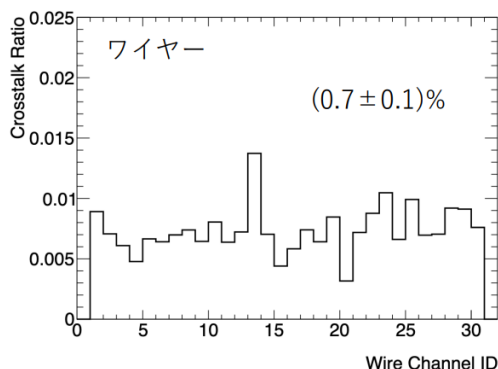
Input(2進数);0000.....010.....

A B

A or B に確率的にクロストークが生じる

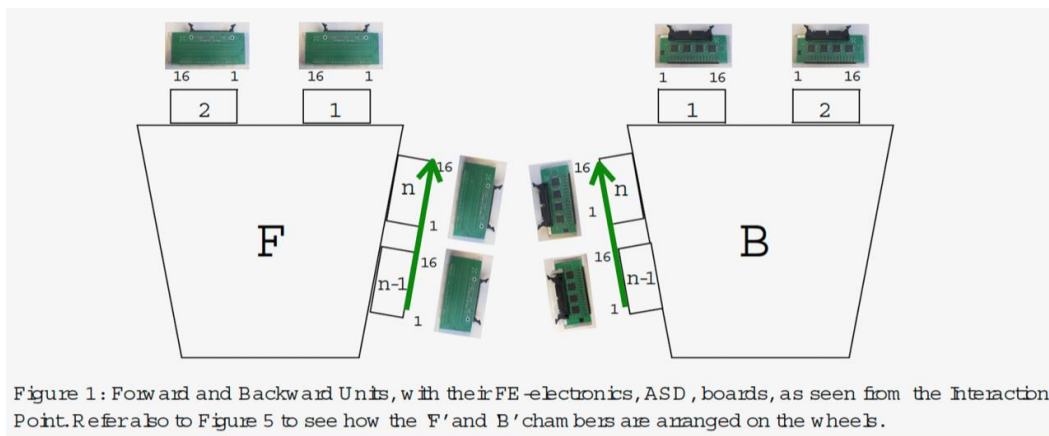
Input(2進数);0000.....110.....

Input(16進数);0000000100000000300000001



日本物理学会2024秋季大会講演番号; 16aWB208-12 和田 (名古屋大)

チェンバーの配置



$$\phi_1 > \phi_0$$

